

INDUSTRIAL STRENGTH... Start Your Application From YOURITECH

Integration support

Obsolescence Management

PCAP

Embedded Systems

Human Machine Interface

Touch Solutions

Software

Quality Management

Open Frame Monitors

LCD Controller

Research & Development

Firmware

EMC tests

on-site service

In-house Manufacturing

Optical Bonding

Cover glass

System solutions

OEM Solutions

Custom Display

Production Custom designs Installation

Mechanical design



SONY

1.3 cm (0.5 型)アクティブマトリクスカラーOLED パネルモジュール

ECX339AF

1. 概要・用途

ECX339AF は、単結晶シリコントランジスタ用いた、対角 1.3 cm (0.5 型) 1600 (RGB)×1200 のアクティブマトリクスカラー有機 EL パネルモジュールです。このパネルは、パネルドライバとロジックドライバを内蔵し小型軽量かつ高精細を実現します。

(用途：ヘッドマウントディスプレイ、ビューファインダ、超小型モニタ 他)

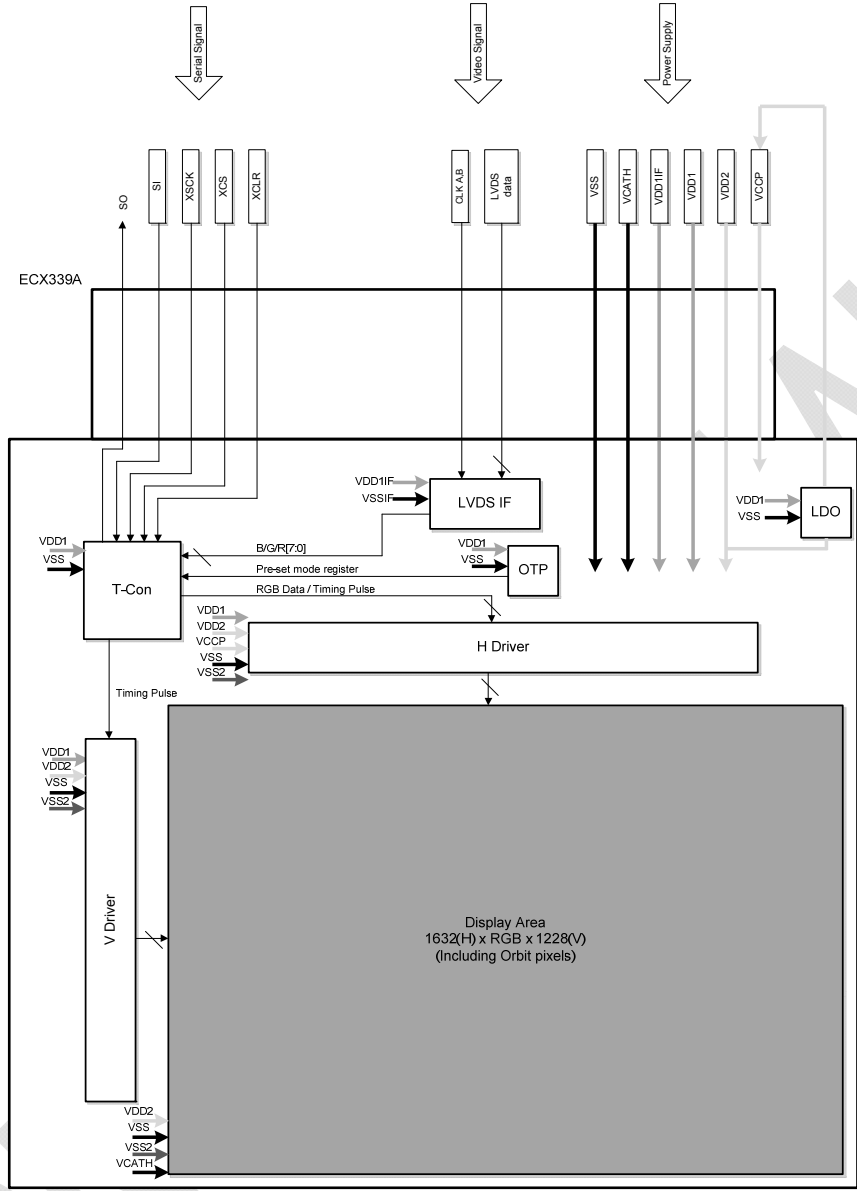
2. 特長・機能

- ◆ 小型高精細 0.5 型 UXGA
- ◆ 表示ドット数 1600(RGB)×1200 = 576 万ドット
- ◆ オービット対応：総ドット数 1632(RGB) x 1228 = 601 万ドット
- ◆ 高コントラスト
- ◆ 広色域再現
- ◆ 高速応答
- ◆ 薄型軽量
- ◆ パワーセーブ機能対応
- ◆ 上下・左右反転対応

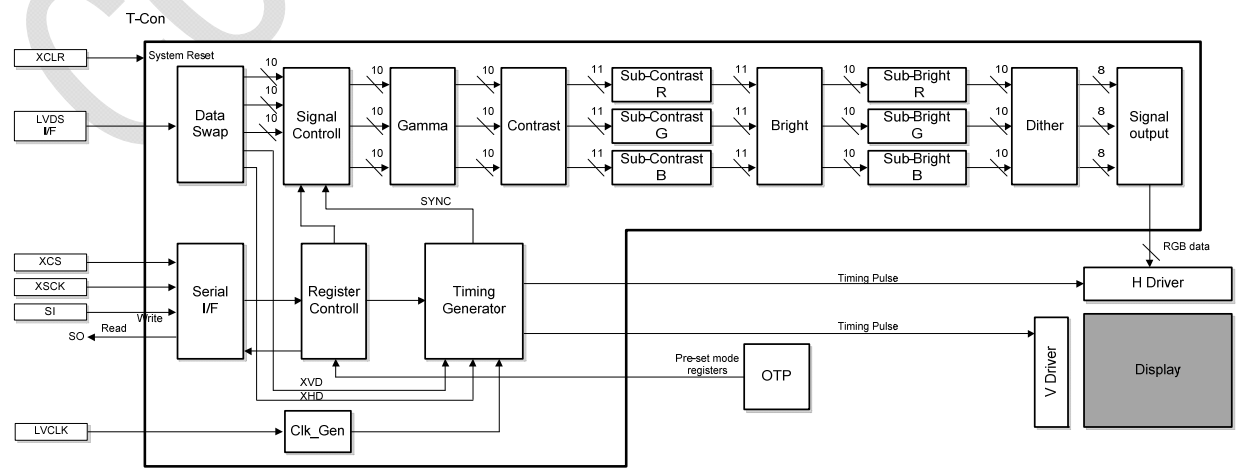
3. 素子構造

単結晶シリコントランジスタ用いた、ドライバ内蔵のアクティブマトリクスカラー有機 EL 表示素子

4. システムブロック図

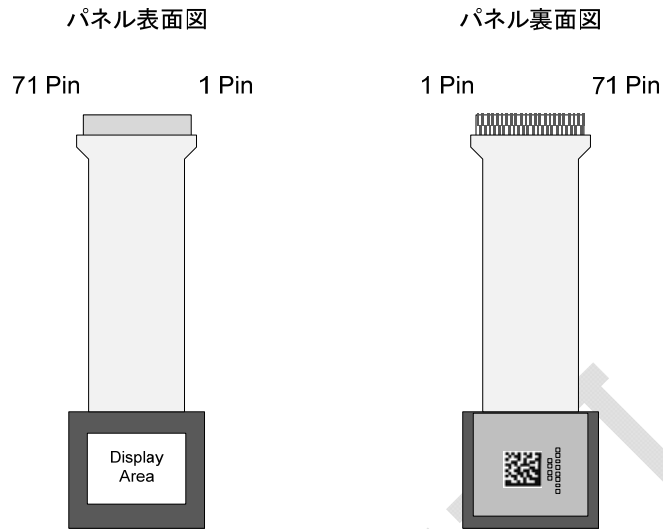


T-con 部詳細



5. 端子説明

5.1. 端子配置



5.2. 端子説明

端子番号 (コネクタ側)	端子名 (※)	種別	系列	端子説明	等価 回路
1	TEST	入力電源	5V 系	テスト端子 (グラウンド接続)	※7
2	VSS	GND	5V 系	グラウンド	
3	VSS	GND	5V 系	グラウンド	
4	VDD1	電源入力	1.8V 系	VDD1 電源電圧	
5	VDD1	電源入力	1.8V 系	VDD1 電源電圧	
6	VOFS_R	電源入力	5V 系	オフセット電圧	※6
7	VG0_R	電源入力	5V 系	ガンマ基準電圧	※6
8	VG255_R	電源入力	5V 系	ガンマ基準電圧	※6
9	VGC_R	—	5V 系	ガンマ基準電圧	※6
10	VSS	GND	5V 系	グラウンド	
11	VDD2	電源入力	5V 系	VDD2 電源電圧	
12	VCCP_O	電源出力	5V 系	パネル電源電圧	※6
13	VCCP_I	電源入力	5V 系	パネル電源電圧	※6
14	VCATH	電源入力	-5V 系	EL カソード電圧	
15	VSS2	電源入力	-5V 系	VSS2 電源電圧	※8
16	VCCP_I	電源入力	5V 系	パネル電源電圧	
17	VSS	GND	5V 系	グラウンド	
18	VDD1	電源入力	1.8V 系	VDD1 電源電圧	
19	TEST	入力	1.8V 系	テスト端子 (グラウンド接続)	※4
20	XCS	入力	1.8V 系	SPI 通信チップセレクト	※1

端子番号 (コネクタ側)	端子名 (※)	種別	系列	端子説明	等価 回路
21	XSCK	入力	1.8V 系	SPI 通信クロック	※1
22	SI	入力	1.8V 系	SPI 通信データ	※1
23	SO	出力	1.8V 系	SPI 通信データ	※2
24	TEST	出力	1.8V 系	テスト端子 (Open)	※3
25	XCLR	入力	1.8V 系	システムリセット信号	※1
26	VSSIF	GND	1.8V 系	高速データ I/F 用グランド 注 1	
27	VDD1IF	電源入力	1.8V 系	高速データ I/F 用 VDD1 電源	
28	LVCLK0A	入力	1.8V 系	LVDS 用クロック(Positive 注 2)	※5
29	LVCLK0B	入力	1.8V 系	LVDS 用クロック(Negative 注 2)	※5
30	LV0A	入力	1.8V 系	データ信号(Positive 注 2)	※5
31	LV0B	入力	1.8V 系	データ信号(Negative 注 2)	※5
32	LV1A	入力	1.8V 系	データ信号(Positive 注 2)	※5
33	LV1B	入力	1.8V 系	データ信号(Negative 注 2)	※5
34	LV2A	入力	1.8V 系	データ信号(Positive 注 2)	※5
35	LV2B	入力	1.8V 系	データ信号(Negative 注 2)	※5
36	LV3A	入力	1.8V 系	データ信号(Positive 注 2)	※5
37	LV3B	入力	1.8V 系	データ信号(Negative 注 2)	※5
38	LV4A	入力	1.8V 系	データ信号(Positive 注 2)	※5
39	LV4B	入力	1.8V 系	データ信号(Negative 注 2)	※5
40	VDD1IF	電源入力	1.8V 系	高速データ I/F 用 VDD1 電源	
41	VSSIF	GND	1.8V 系	高速データ I/F 用グランド 注 1	
42	TEST	入力	1.8V 系	テスト端子 (高速データ I/F 用グランド 注 1)	※1
43	TEST	入力	1.8V 系	テスト端子 (VDD1IF or VSSIF)	※1
44	VSSIF	GND	1.8V 系	高速データ I/F 用グランド 注 1	
45	VDD1IF	電源入力	1.8V 系	高速データ I/F 用 VDD1 電源	
46	LV5A	入力	1.8V 系	データ信号(Positive 注 2)	※5
47	LV5B	入力	1.8V 系	データ信号(Negative 注 2)	※5
48	LV6A	入力	1.8V 系	データ信号(Positive 注 2)	※5
49	LV6B	入力	1.8V 系	データ信号(Negative 注 2)	※5
50	LV7A	入力	1.8V 系	データ信号(Positive 注 2)	※5
51	LV7B	入力	1.8V 系	データ信号(Negative 注 2)	※5
52	LV8A	入力	1.8V 系	データ信号(Positive 注 2)	※5
53	LV8B	入力	1.8V 系	データ信号(Negative 注 2)	※5
54	LV9A	入力	1.8V 系	データ信号(Positive 注 2)	※5
55	LV9B	入力	1.8V 系	データ信号(Negative 注 2)	※5
56	LVCLK1A	入力	1.8V 系	LVDS 用クロック(Positive 注 2)	※5

端子番号 (コネクタ側)	端子名 (※)	種別	系列	端子説明	等価 回路
57	LVCLK1B	入力	1.8V 系	LVDS 用クロック(Negative 注 2)	※5
58	VDD1IF	電源入力	1.8V 系	高速データ I/F 用 VDD1 電源	
59	VSSIF	GND	1.8V 系	高速データ I/F 用グランド 注 1	
60	VDD1	電源入力	1.8V 系	VDD1 電源電圧	
61	VSS	GND	5V 系	グランド	
62	VDD2	電源入力	5V 系	VDD2 電源電圧	
63	VGC_L	—	5V 系	ガンマ基準電圧	※6
64	VG255	電源出力	5V 系	ガンマ基準電圧	※6
65	VG0	電源出力	5V 系	ガンマ基準電圧	※6
66	VOFS	電源出力	5V 系	オフセット電圧	※6
67	TEST	電源出力	—	テスト端子	
68	VCCP_I	電源入力	5V 系	パネル電源電圧	
69	VSS2	電源入力	-5V 系	VSS2 電源電圧	※9
70	VSS2	電源入力	-5V 系	VSS2 電源電圧	※8
71	VCATH	電源入力	-5V 系	EL カソード電圧	

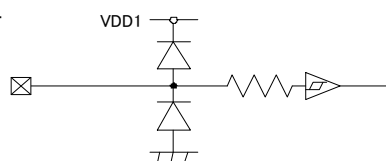
注 1 VSSIF は独立した GND パターンとして配置してください。

注 2 Positive/Negative (極性) は入れ替え可能です。10.3 スワップ機能をご参照ください。

5.3. 等価回路

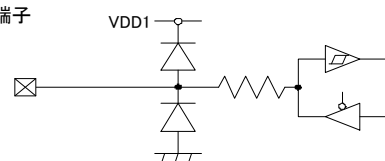
※1 シュミット端子

20.XCS
21.XSCK
22.SI
25.XCLR
42.TEST
43.TEST



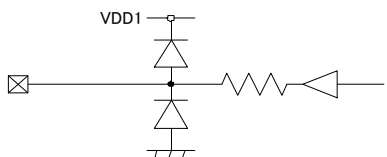
※2 シュミット端子

23.SO



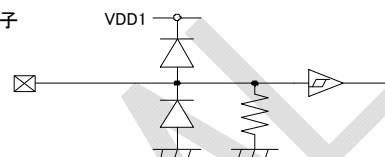
※3

24.TEST



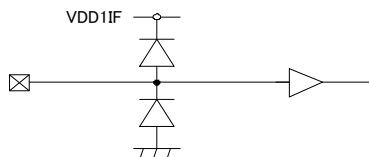
※4 シュミット端子

19.SCANMODE



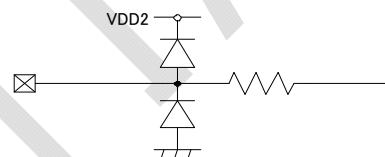
※5

28.LVCLK0A 46.LV5A
29.LVCLK0B 47.LV5B
30.LV0A 48.LV6A
31.LV0B 49.LV6B
32.LV1A 50.LV7A
33.LV1B 51.LV7B
34.LV2A 52.LV8A
35.LV2B 53.LV8B
36.LV3A 54.LV9A
37.LV3B 55.LV9B
38.LV4A 56.LVCLK1A
39.LV4B 57.LVCLK1B



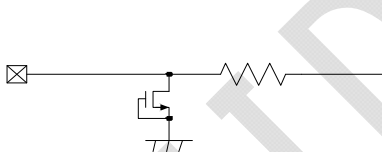
※6

6.VOFS_R
7.VG0_R
8.VG255_R
9.VGC_R
12.VCCP_O
13.VCCP_I
63.VGC_L
64.VG255
65.VG0
66.VOFS



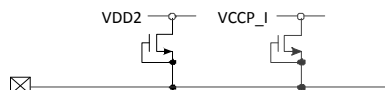
※7

1.TEST



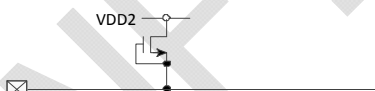
※8

15.VSS2
70.VSS2



※9

69.VSS2



5.4. 周辺回路例

周辺回路説明

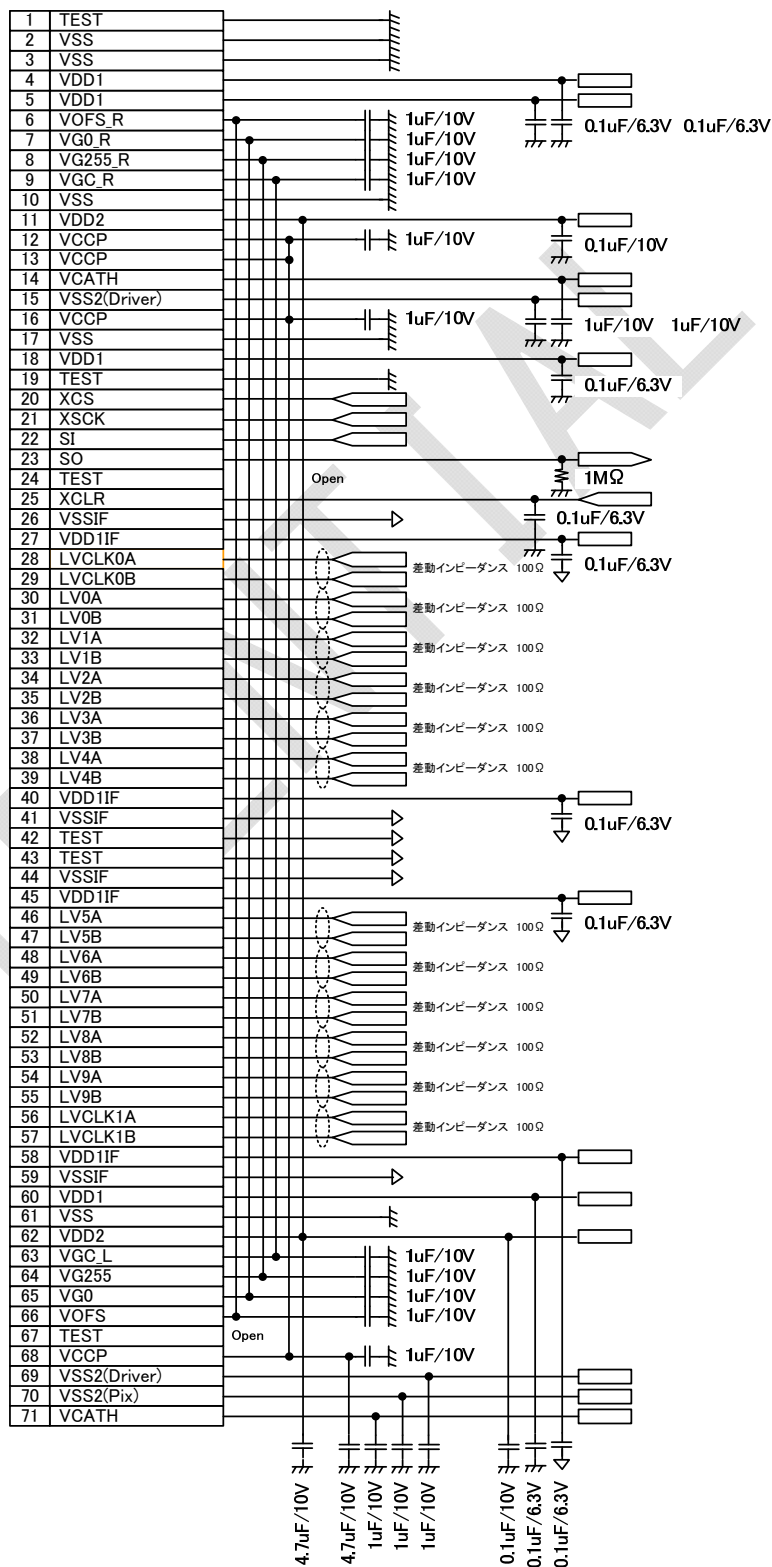
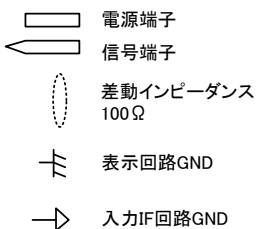
外付けコンデンサ特性: X5R、またはB特性

◇電源コンデンサ接続について
各電源指定のコンデンサをコネクタ直近に実装してください。
セット基板上の電源設計によりますが、不足した場合、画品位に影響が出る場合があります。

◇12ピン,13ピン,16ピン,68ピンの接続について
12ピン,13ピン,16ピン,68ピンの接続するパターンは極力最短となるように引いてください。

◇IF構成上、未使用となる差動入力ピンはIF回路のGNDへ接続してください。

◇VSSIF
VSSIFは独立したGNDパターンとして配置してください。



本回路図は設計上の参考用として、代表的な応用例を示したものです。

これらの回路の使用に起因する損害或いは第三者の工業所有権の侵害について、当社は一切の責任を負いません。

6. 絶対最大定格

項目	記号	最小値	最大値	単位
1.8 V 系電源電圧	VDD1	-0.3	2.0	V
+5.0 V 系電源電圧	VDD2	-0.3	6.0	V
-5.0V 系電源電圧	VSS2	-6.0	0.3	V
(電源電圧差)	VDD2 -VSS2	0	12.0	V
EL カソード電圧	VCATH	-6.0	0.3	V
ロジック入力電圧※	Vi	-0.3	VDD1+0.3	V
保存温度	Tpnl	-30	+80	°C

※対象端子：20～22, 25

7. 動作条件

項目	記号	最小値	標準値	最大値	単位
1.8 V 系電源電圧	VDD1	1.62	1.8	1.98	V
1.8 V 系電源電圧 (IF 用)	VDD1IF	1.62	1.8	1.98	V
+5.0 V 系電源電圧	VDD2	4.7	5.0	5.3	V
-5.0 V 系電源電圧	VSS2	-5.3	-5	-4.7	V
EL カソード電圧	VCATH	-5.3	-5	-4.7	V
動作温度範囲※	Tpnl	-20		70	°C

※パネル裏面中央の表面温度

8. 電気的特性

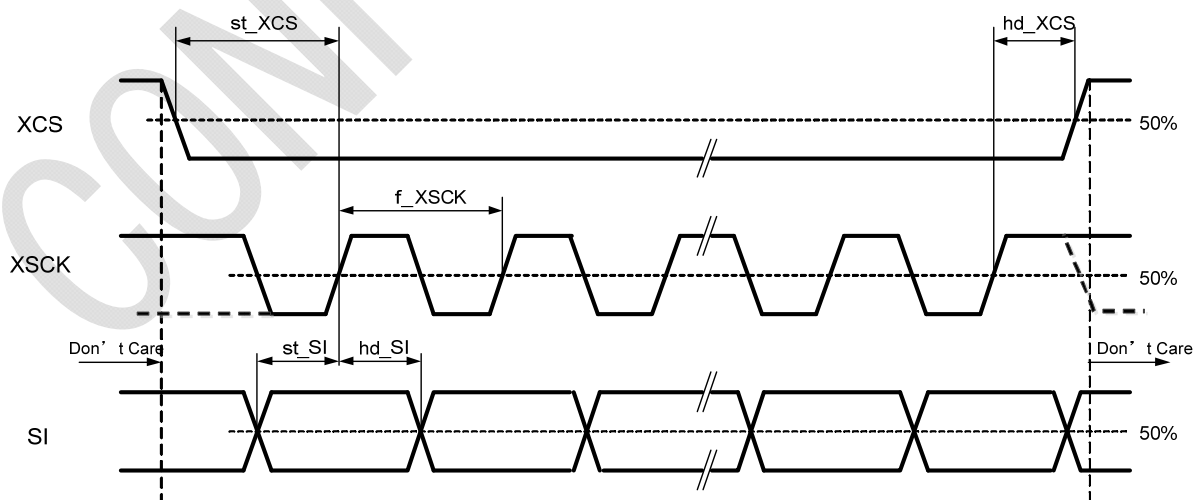
8.1. シリアル I/F 仕様

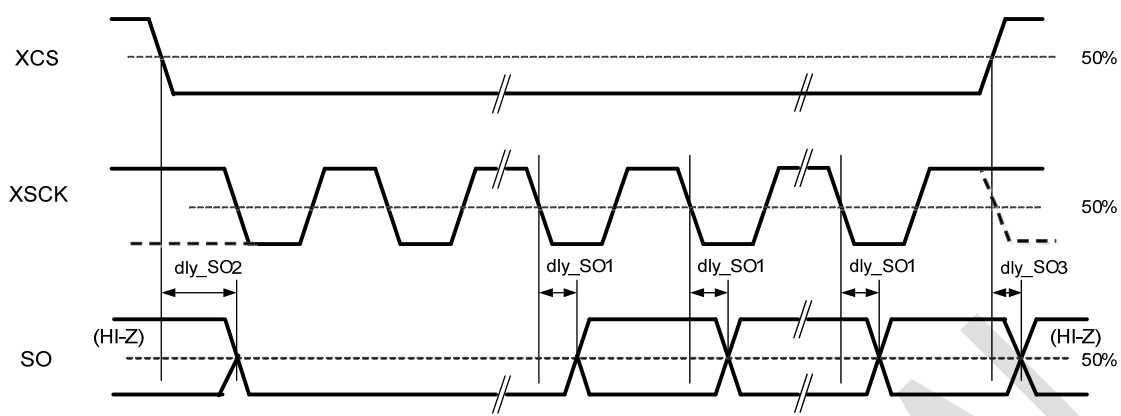
8.1.1. DC 特性

項目	記号	条件	最小値	標準値	最大値	単位
High レベル入力電圧	V _{IH}		0.7V _{DD1}		V _{DD1}	V
Low レベル入力電圧	V _{IL}		0		0.3V _{DD1}	V
High レベル入力電圧	V _{t+}	シュミット入力端子	0.7V _{DD1}		V _{DD1}	V
Low レベル入力電圧	V _{t-}	シュミット入力端子	0		0.3V _{DD1}	V
V _{t+} - V _{t-}	V _{hys}	シュミット入力端子		0.50		V
ロジック High レベル出力電圧	V _{OH}	IO = -1.0mA	V _{DD1} -0.4			V
ロジック Low レベル出力電圧	V _{OL}	IO = +1.0mA			0.4	V

8.1.2 AC 特性

項目	記号	条件	最小値	標準値	最大値	単位
XSCK 周波数	f _{XSCK}			0.8	10	MHz
XCS セットアップ時間	st _{XCS}		12.5			Ns
XCS ホールド時間	hd _{XCS}		12.5			Ns
SI セットアップ時間	st _{SI}		12.5			Ns
SI ホールド時間	hd _{SI}		12.5			ns
SO 出力遅延 1	dly _{SO1}		5.0		17.5	ns
SO 出力遅延 2	dly _{SO2}		3.5		18.5	ns
SO 出力遅延 3	dly _{SO3}		5.0		18.5	ns

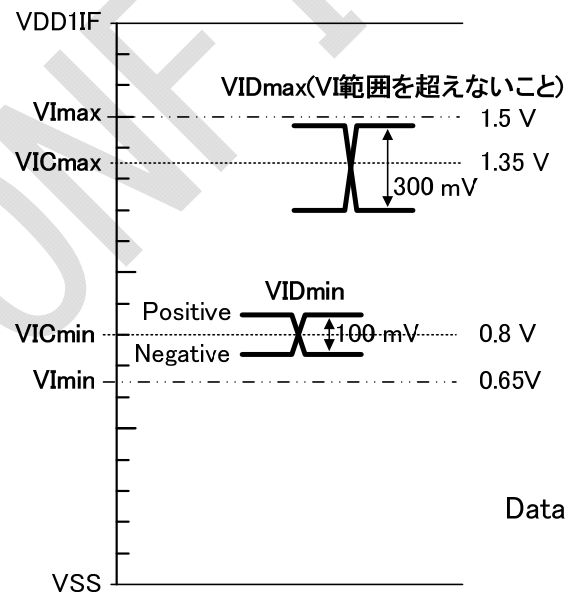




8.2. LVDS 入力仕様

8.2.1 DC 特性

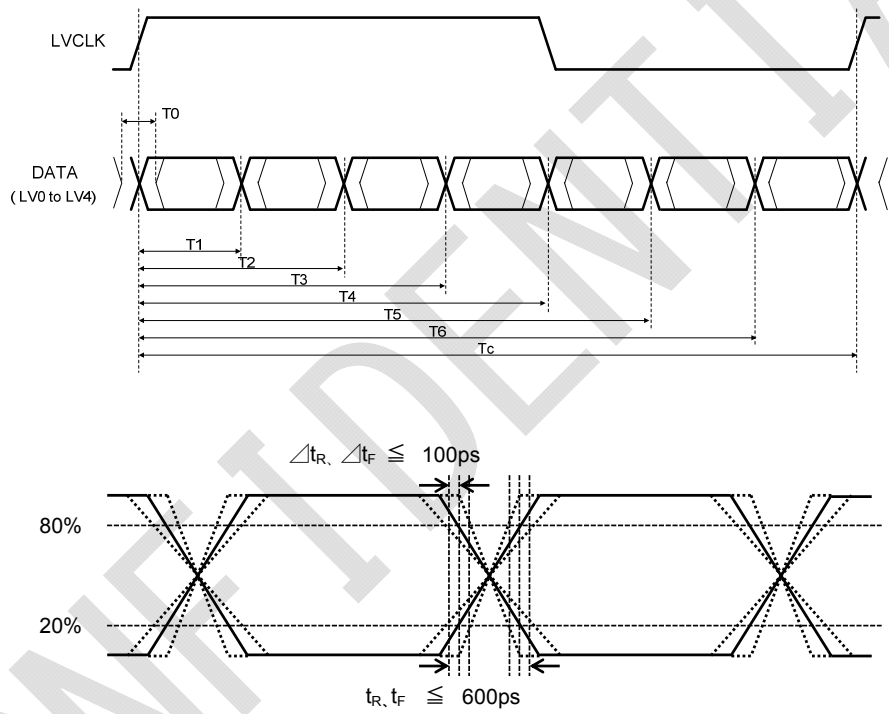
項目	記号	条件	最小値	標準値	最大値	単位
電源電圧範囲	VDD1IF		1.62	1.8	1.98	V
差動入力電圧範囲	VID	RL=100Ω	100		300	mV
差動入力電圧偏差(Lane 間)	ΔVID	RL=100Ω	-10		10	%
入力電圧範囲	VI	RL=100Ω	650		1500	mV
入力コモン電圧	VIC	RL=100Ω	800		1350	mV
入力コモン電圧偏差(Lane 間)	ΔVIC	RL=100Ω	-100		100	mV



Data Rate Max : 519.75Mbps

8.2.2 AC 特性

項目	記号	条件	最小値	標準値	最大値	単位
クロックパルス周期	T_c	54MH－74.25MHz	13.468		18.519	ns
クロック・データ立上り時間 (20%→80%)	t_R				600	ps
クロック・データ立下り時間 (80%→20%)	t_F				600	ps
クロック・データ立上がり/ 立下がり時間偏差 (Lane 間)	$\Delta t_R, \Delta t_F$				100	ps
クロックデューティー	Duty	$T_c(H) / T_c$	40		60	%
クロック間スキュー	TSKEW				1000	ps
シリアルビット遅延時間 ※n には 0～6 の数字が入ります	T_n		$(n/7)T_c-0.535$		$(n/7)T_c+0.535$	ns



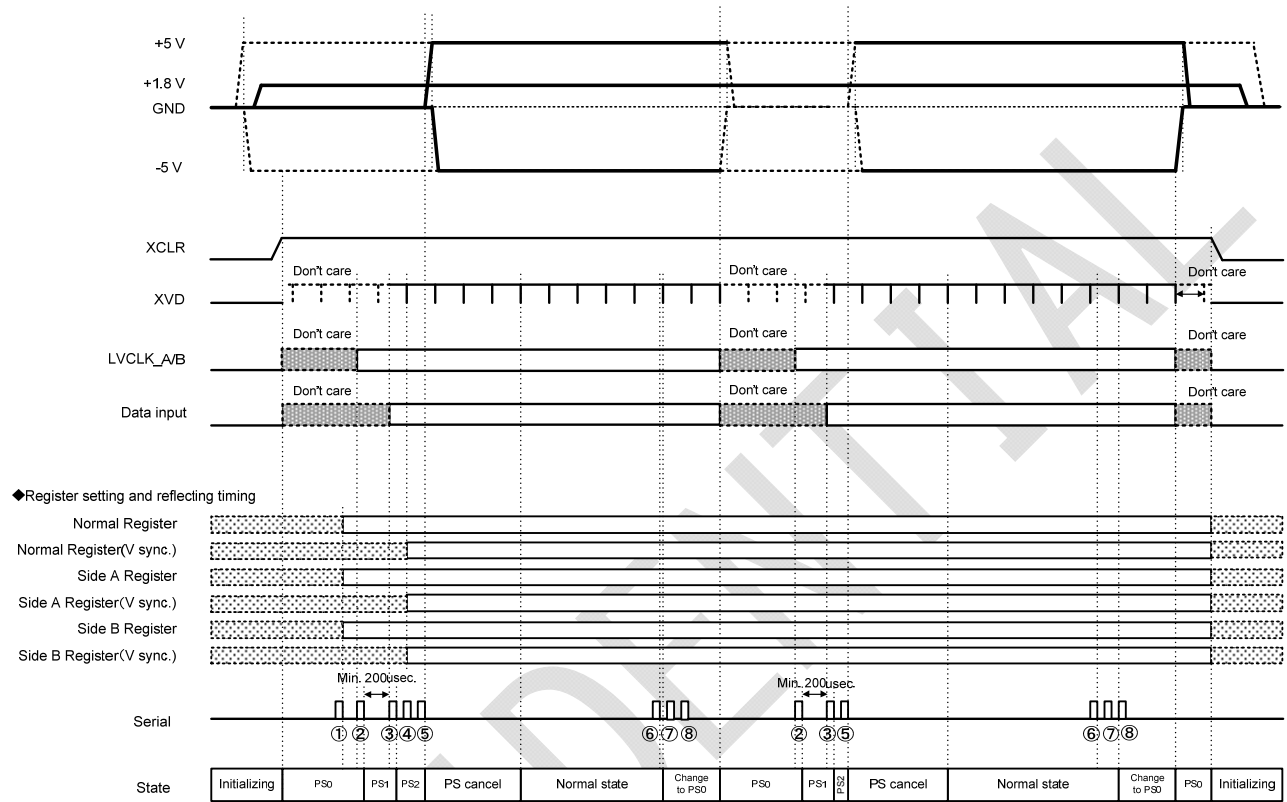
8.3. 消費電力

項目	記号	条件		スタンバイ時	60p 駆動 (4Lane*2)	120p 駆動 (5Lane*2)	単位	
		駆動	輝度 cd/m ²	標準値	標準値	標準値		
(駆動)		VDD1=1.8V VDD2=5V VSS2=-5V VCATH=-5V VSS=GND						
VDD1	PVDD1			0.1	25	50	mW	
VDD1IF	PVDD1IF			0	60	75	mW	
VDD2 - VSS	PVSS			0	130	135	mW	
VDD2 - VSS2	PVSS2			0	40	70	mW	
(EL)		全白ラスター表示、 クロック周波数 =74.25MHz、 パネル温度 40℃、 LVDS(7 通倍)						
VDD2－ VCATH	PVCATH			0	0	0	0	mW
				120		50	50	mW
				300		130	130	mW
				500		230	230	mW
				1000		460	460	mW
Total	PTTL			0	0.1	255	330	mW
				120		305	380	mW
				300		385	460	mW
				500		485	560	mW
				1000		715	790	mW

9. 電源シーケンス

9.1. シーケンス図

下記電源シーケンスに従って下さい。



Serial 入力								
Address	設定①	設定②	設定③	設定④	設定⑤	設定⑥	設定⑦	設定⑧
0x00	—	0x01	0x03		0x07	0x03	0x01	0x00
0x01~0x09, 0x11~12, 0x14~0xBF (通常レジスタ)	※	—	—	—	—	—	—	—
0x10, 0x13 (REQUEST_LV 関連設定)	※	—	—	※	—	—	—	—

※レジスタ値を入力（設定値は別途提示）

◆Power Save(PS)状態

PS0 : 全回路 PS 状態

PS1 : IF 回路起動状態 (V 同期レジスタ設定不可、OTP 読出し不可)

PS2 : 内部クロック有効状態 (V 同期レジスタ設定可、OTP 読出し可)

9.2. Power On シーケンス

1. XCLR を Low として、1.8V 電源を起動します。
2. 1.8V 電源起動後、XCLR を High とすることで Power-Save(PS0)モードへ移行します。
3. PS0 モード移行後、Serial 設定①（アドレス 0x01～0xBF へのレジスタ値の送信）をおこないます。
4. Serial 設定②により PS0EN を 0→1 に設定します。Serial 設定②の完了後 200μsec 後に Data Input が有効となります。
5. Serial 設定③により PS1EN を 0→1 に設定します。
6. Serial 設定③の完了後、Serial 設定④（Request_LV 関連）を行ってください。
7. Serial 設定⑤により PS2EN を 0→1 に設定し、Normal state に移行します。

※LVCLKA/Bは②以前に入力してください

※LV*A/*B（Data input）は③以前に入力してください

※設定したレジスタ値は、XCLR=Lとしない限り、PS状態でも保持されます。

※1.8V 電源と+5V 電源の立ち上げ順序はフリーです。

※-5V は必ず+5V が立ち上がった状態で印加してください。

※+5V,-5V 電源は、Serial 設定⑤の前までに立上げを完了して下さい。

※Request_LV 関連の Serial 設定④においては、15d 以外の任意の値を設定してください。

9.3. Power Save シーケンス

1. PS モード移行

- 1-1. 通常動作期間中に Serial 設定⑥、⑦、⑧により PS2EN、PS1EN および PS0EN の on 設定（1→0）をおこなうことで Power-Save(PS0)モードへ移行します。

+5V,-5V 電源を立下げの場合は PS モード移行完了後おこなってください(+5V,-5V を維持したままでも構いません)。

※+5V は必ず-5V が立ち下がった後、立下げてください。

2. PS モード解除

- 2-1. Serial 設定②により PS0EN を 0→1 に設定します。Serial 設定②の完了後 200μsec 後に Data Input が有効となります。

- 2-2. Serial 設定③、⑤により PS1EN、PS2EN を 0→1 に設定し、通常動作に移行します。

※+5V,-5V 電源は、Serial 設定③の前までに立上げを完了して下さい。

※-5V は必ず+5V が立ち上がった状態で印加してください。

※⑥、⑦、⑧は同時に設定しても構いません。

9.4. Power Off シーケンス

1. 通常動作期間中に Serial 設定⑥、⑦、⑧により PS2EN、PS1EN および PS0EN を 1→0 に設定します。
2. PS モード移行完了後、XCLR を Low とし、その後 1.8V 電源を立下げてください。

+5V,-5V 電源については PS0 モード移行完了後に立下げて下さい。

※Serial 設定⑦と⑧の順序はフリーです。同時でも構いません。

※+5V は必ず-5V が立ち下がった後、立下げてください。

※1.8V 電源と+5V 電源の断ち下げ順序はフリーです。

※1.8V 電源は XCLR を Low と設定した後に立ち下げを完了して下さい。

※⑥、⑦、⑧は同時に設定しても構いません。

10. 機能説明

10.1. シリアル部説明

10.1.1. シリアルコントロールレジスタマップ

MAP 0

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x00	0	0	0	0	0	PS2EN	PS1EN	PS0EN	00
0x01	0	0	0	0	0	0	0	RW_MAPSEL	00
0x02	1	0	0	0	DWN	RGT	0	0	8C
0x03	RGB_YCB	YCB_DEC	YCB_CMPLE	YCB_OFSET	DITHERON	LVDS_MAP	YCB_P	FORMAT_SEL_DATA	D9
0x04	PN_POL[1:0]		PINSWP[1:0]		PRTSWP	IFSW[2:0]			05
0x05	0	0	ORBIT_H[5:0]						00
0x06	0	0	ORBIT_V[5:0]						00
0x07	0	0	0	0	0	0	0	0	00
0x08	0	0	0	0	0	0	0	0	00
0x09	0	0	0	0	0	0	0	0	00
0x0A	0	0	VD_FILTER	HD_FILTER	0	VD_POL	HD_POL	MCLKPOL	00
0x0B	0	0	0	0	0	0	OTPCALDAC_REGEN	OTPDG_REGEN	00
0x0C	0	C_SLOPE[2:0]			0	0	OTPVDFS_REGEN	OTPLDO_REGEN	00
0x0D	0	0	1	1	0	1	0	0	34
0x0E	0	1	0	0	0	1	0	0	44
0x0F	0	0	0	0	0	0	0	0	00
0x10	0	0	0	0	WB_CALEN	L_SEAMLESSEN	L_AT_CALEN	0	00
0x11	0	0	0	1	0	0	0	0	10
0x12	0	0	0	0	0	0	0	0	00
0x13	REQUEST_LV[7:0]								0F
0x14	0	0	0	INS_BLK	0	0	REF_MAPTIMSEL	REF_MAPSEL	00
0x15	0	DRGAMMA1[6:0]							00
0x16	DRGAMMA2[7:0]								00
0x17	DRGAMMA3[7:0]								00
0x18	DRGAMMA4[7:0]								00
0x19	DRGAMMA5[7:0]								00
0x1A	DRGAMMA6[7:0]								00
0x1B	0	DRGAMMA7[6:0]							00
0x1C	0	DGGAMMA1[6:0]							00
0x1D	DGGAMMA2[7:0]								00
0x1E	DGGAMMA3[7:0]								00
0x1F	DGGAMMA4[7:0]								00
0x20	DGGAMMA5[7:0]								00
0x21	DGGAMMA6[7:0]								00
0x22	0	DGGAMMA7[6:0]							00
0x23	0	DBGAMMA1[6:0]							00
0x24	DBGAMMA2[7:0]								00
0x25	DBGAMMA3[7:0]								00
0x26	DBGAMMA4[7:0]								00
0x27	DBGAMMA5[7:0]								00
0x28	DBGAMMA6[7:0]								00

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x29	0	DBGAMMA7[6:0]							00
0x2A	0	0	0	0	0	0	0	CONT[8]	01
0x2B	CONT[7:0]								00
0x2C	RCONT[7:0]								80
0x2D	GCONT[7:0]								80
0x2E	BCONT[7:0]								80
0x2F	BRT[7:0]								80
0x30	RBRT[7:0]								80
0x31	GBRT[7:0]								80
0x32	BBRT[7:0]								80
0x33	CALDAC[8:1]								74
0x34	0	0	0	0	0	0	0	CALDAC[0]	01
0x35	VDRMODE	OESW	1	0	0	0	1	1	23
0x36	0	0	0	FORMAT_SEL_H	0	0	FORMAT_SEL_V[1:0]		00
0x37	0	0	H_ACT_D[9:8]		0	0	H_ACT_U[9:8]		10
0x38	H_ACT_U[7:0]								0C
0x39	H_ACT_D[7:0]								9C
0x3A	0	V_ACT_D[10:8]			0	V_ACT_U[10:8]			40
0x3B	V_ACT_U[7:0]								29
0x3C	V_ACT_D[7:0]								D9
0x3D	0	0	DE_D[9:8]		0	0	DE_U[9:8]		10
0x3E	DE_U[7:0]								08
0x3F	DE_D[7:0]								A0
0x40	WSST1_U[7:0]								1A
0x41	WSST1_W[7:0]								01
0x42	0	0	0	1	1	0	1	0	1A
0x43	0	0	0	0	0	0	0	1	01
0x44	0	0	0	1	1	0	1	0	1A
0x45	0	0	0	0	0	0	0	1	01
0x46	0	0	WSEN1_W[9:8]		0	0	WSEN1_U[9:8]		00
0x47	WSEN1_U[7:0]								1F
0x48	WSEN1_W[7:0]								06
0x49	0	0	WSEN2_W[9:8]		0	0	WSEN2_U[9:8]		01
0x4A	WSEN2_U[7:0]								AC
0x4B	WSEN2_W[7:0]								0B
0x4C	0	0	DSEN_D[9:8]		0	0	DSEN_U[9:8]		10
0x4D	DSEN_U[7:0]								1F
0x4E	DSEN_D[7:0]								BE
0x4F	0	0	0	0	0	0	0	0	00
0x50	0	0	0	1	0	1	1	1	17
0x51	0	0	1	0	1	0	0	0	28
0x52	0	0	0	0	0	0	0	0	00
0x53	0	0	0	0	0	0	0	1	01
0x54	0	1	1	1	1	0	0	0	78
0x55	0	0	0	0	0	0	0	0	00
0x56	0	0	1	0	0	1	0	0	24
0x57	0	1	1	1	1	0	0	0	78

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x58	0	0	0	0	0	0	0	0	00
0x59	0	0	1	0	0	1	0	0	24
0x5A	0	1	1	1	1	0	0	0	78
0x5B	0	0	0	0	0	0	0	0	00
0x5C	0	0	1	0	1	1	0	0	2C
0x5D	0	1	1	1	1	0	0	0	78
0x5E	0	0	0	0	0	0	0	0	00
0x5F	0	0	1	0	1	1	0	0	2C
0x60	0	1	1	1	1	0	0	0	78
0x61	0	0	AZEN1_D[9:8]		0	0	AZEN1_U[9:8]		10
0x62	AZEN1_U[7:0]								0E
0x63	AZEN1_D[7:0]								A9
0x64	0	0	0	1	0	0	0	1	11
0x65	1	0	1	1	0	0	0	0	B0
0x66	1	1	0	0	0	0	0	0	C0
0x67	SIGSELOFS_U[3:0]				0	0	0	0	10
0x68	SIGSELOFS_W[7:0]								35
0x69	SIGSEL_W[7:0]								29
0x6A	0	0	0	0	1	0	1	1	0B
0x6B	SELOFS_W[7:0]								2D
0x6C	SELOFS_U[3:0]				SEL_U[3:0]				22
0x6D	SEL_W[7:0]								21
0x6E	0	0	0	0	1	0	1	0	0A
0x6F	0	0	0	0	0	0	0	0	00
0x70	0	0	0	1	1	1	0	0	1C
0x71	0	0	0	1	1	0	1	1	1B
0x72	0	0	0	0	0	1	0	0	04
0x73	1	1	1	1	0	0	0	0	F0
0x74	0	0	0	1	1	0	1	0	1A
0x75	0	0	0	0	0	0	0	0	00
0x76	0	0	0	0	0	0	0	0	00
0x77	0	0	0	0	0	0	0	0	00
0x78	0	0	0	1	1	0	0	0	18
0x79	0	1	1	1	1	0	0	0	78
0x7A	0	0	0	0	0	0	0	0	00
0x7B	0	0	0	1	1	0	1	1	1B
0x7C	0	0	0	1	1	0	1	0	1A
0x7D	0	0	0	0	0	1	0	0	04
0x7E	1	1	1	1	0	0	0	0	F0
0x7F	0	0	0	1	1	0	1	0	1A
0x80	0	0	0	0	0	0	0	RD_ON	00
0x81	RD_ADDR[7:0]								00
0x82	0	0	0	0	0	0	0	0	00
0x83	0	0	0	0	0	0	0	0	00
0x84	0	0	0	0	0	0	0	0	00
0x85	0	0	0	0	0	0	0	0	00
0x86	0	0	0	0	0	0	0	0	00

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x87	0	0	0	0	0	0	0	0	00
0x88	0	0	0	0	0	0	0	0	00
0x89	0	0	0	0	0	0	0	0	00
0x8A	0	0	0	0	0	0	0	0	00
0x8B	0	0	0	0	0	0	0	0	00
0x8C	0	0	0	0	0	0	0	0	00
0x8D	0	0	0	0	0	0	0	0	00
0x8E	0	0	0	0	0	0	0	0	00
0x8F	0	0	0	0	0	0	0	1	01
0x90	0	0	1	0	0	0	1	1	23
0x91	0	1	0	0	0	1	0	1	45
0x92	0	1	1	0	0	1	1	1	67
0x93	1	0	0	0	0	0	0	0	80
0x94	0	0	0	0	0	0	0	0	00
0x95	0	0	0	0	0	0	0	0	00
0x96	0	0	0	0	0	0	0	0	00
0x97	0	0	0	0	0	0	0	0	00
0x98	0	0	0	0	0	0	0	0	00
0x99	0	0	0	0	0	0	0	0	00
0x9A	0	0	0	0	1	1	1	1	0F
0x9B	0	0	0	1	0	0	0	0	10
0x9C	0	0	0	0	0	0	0	0	00
0x9D	0	0	0	0	0	0	0	0	00
0x9E	0	0	0	LDOSEL[4:0]					10
0x9F	0	0	GAMVOFS[5:0]						20
0xA0	0	0	0	0	0	0	0	0	00
0xA1	1	1	1	1	1	1	1	1	FF
0xA2	0	0	0	0	0	0	0	0	00
0xA3	0	0	0	0	0	0	0	0	00
0xA4	0	0	0	0	0	0	0	0	00
0xA5	0	0	0	0	0	0	0	0	00
0xA6	0	0	0	0	0	0	0	0	00
0xA7	0	1	0	1	0	1	1	0	56
0xA8	0	0	0	0	0	0	0	0	00
0xA9	0	0	0	0	0	0	0	0	00
0xAA	0	0	0	0	0	0	0	0	00
0xAB	0	0	0	0	0	0	0	0	00
0xAC	0	0	0	0	0	0	0	0	00
0xAD	0	0	0	0	0	0	0	0	00
0xAE	0	0	0	0	0	0	0	1	01
0xAF	1	1	0	0	0	0	1	0	C2
0xB0	0	0	0	0	0	1	0	1	05
0xB1	0	1	0	1	1	1	1	1	5F
0xB2	0	0	0	0	0	0	0	0	00
0xB3	0	0	0	0	0	0	0	0	00
0xB4	0	0	0	0	0	0	0	0	00
0xB5	0	0	0	0	0	0	0	0	00

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0xB6	0	0	0	0	0	0	0	0	00
0xB7	0	1	1	1	0	1	0	0	74
0xB8	0	0	0	0	0	0	0	1	01
0xB9	0	0	0	0	0	0	0	0	00
0xBA	0	0	0	0	0	0	0	0	00
0xBB	0	0	0	0	0	0	0	0	00
0xBC	0	0	0	0	0	0	0	0	00
0xBD	0	0	0	0	0	0	0	0	00
0xBE	0	0	0	0	0	0	0	0	00
0xBF	0	0	0	0	0	0	0	0	00

MAP 1

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x00	0	0	0	0	0	0	0	0	00
0x01	0	0	0	0	0	0	0	RW_MAPSEL	00
0x02	0	0	0	0	0	0	0	0	00
0x03	0	0	0	0	0	0	0	0	00
0x04	0	0	0	0	0	0	0	0	00
0x05	0	0	0	0	0	0	0	0	00
0x06	0	0	0	0	0	0	0	0	00
0x07	0	0	0	0	0	0	0	0	00
0x08	0	0	0	0	0	0	0	0	00
0x09	0	0	0	0	0	0	0	0	00
0x0A	0	0	0	0	0	0	0	0	00
0x0B	0	0	0	0	0	0	OTPCALDAC_REGEN	OTPDG_REGEN	00
0x0C	0	0	0	0	OTPW_B_REGEN	OTPCOEFF_REGEN	0	0	00
0x0D	0	0	0	0	0	0	0	0	00
0x0E	0	0	0	0	0	0	0	0	00
0x0F	0	0	0	0	0	0	0	0	00
0x10	0	0	0	0	0	0	0	0	00
0x11	0	0	0	0	0	0	0	0	00
0x12	0	0	0	0	0	0	0	0	00
0x13	0	0	0	0	0	0	0	0	00
0x14	0	0	0	0	0	0	0	0	00
0x15	0	DRGAMMA1[6:0]							00
0x16	DRGAMMA2[7:0]								00
0x17	DRGAMMA3[7:0]								00
0x18	DRGAMMA4[7:0]								00
0x19	DRGAMMA5[7:0]								00
0x1A	DRGAMMA6[7:0]								00
0x1B	0	DRGAMMA7[6:0]							00
0x1C	0	DGGAMMA1[6:0]							00
0x1D	DGGAMMA2[7:0]								00
0x1E	DGGAMMA3[7:0]								00
0x1F	DGGAMMA4[7:0]								00
0x20	DGGAMMA5[7:0]								00

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x21	DGGAMMA6[7:0]								00
0x22	0	DGGAMMA7[6:0]							00
0x23	0	DBGAMMA1[6:0]							00
0x24	DBGAMMA2[7:0]								00
0x25	DBGAMMA3[7:0]								00
0x26	DBGAMMA4[7:0]								00
0x27	DBGAMMA5[7:0]								00
0x28	DBGAMMA6[7:0]								00
0x29	0	DBGAMMA7[6:0]							00
0x2A	0	0	0	0	0	0	0	CONT[8]	01
0x2B	CONT[7:0]								00
0x2C	RCONT[7:0]								80
0x2D	GCONT[7:0]								80
0x2E	BCONT[7:0]								80
0x2F	BRT[7:0]								80
0x30	RBRT[7:0]								80
0x31	GBRT[7:0]								80
0x32	BBRT[7:0]								80
0x33	CALDAC[8:1]								74
0x34	0	0	0	0	0	0	0	CALDAC[0]	01
0x35	VDRMODE	OESW	1	0	0	0	1	1	23
0x36	0	0	0	FORMAT_SEL_H	0	0	FORMAT_SEL_V[1:0]		00
0x37	0	0	H_ACT_D[9:8]		0	0	H_ACT_U[9:8]		10
0x38	H_ACT_U[7:0]								0C
0x39	H_ACT_D[7:0]								9C
0x3A	0	V_ACT_D[10:8]			0	V_ACT_U[10:8]			40
0x3B	V_ACT_U[7:0]								29
0x3C	V_ACT_D[7:0]								D9
0x3D	0	0	DE_D[9:8]		0	0	DE_U[9:8]		10
0x3E	DE_U[7:0]								08
0x3F	DE_D[7:0]								A0
0x40	WSST1_U[7:0]								1A
0x41	WSST1_W[7:0]								01
0x42	0	0	0	1	1	0	1	0	1A
0x43	0	0	0	0	0	0	0	1	01
0x44	0	0	0	1	1	0	1	0	1A
0x45	0	0	0	0	0	0	0	1	01
0x46	0	0	WSEN1_W[9:8]		0	0	WSEN1_U[9:8]		00
0x47	WSEN1_U[7:0]								1F
0x48	WSEN1_W[7:0]								06
0x49	0	0	WSEN2_W[9:8]		0	0	WSEN2_U[9:8]		01
0x4A	WSEN2_U[7:0]								AC
0x4B	WSEN2_W[7:0]								0B
0x4C	0	0	DSEN_D[9:8]		0	0	DSEN_U[9:8]		10
0x4D	DSEN_U[7:0]								1F
0x4E	DSEN_D[7:0]								BE
0x4F	0	0	0	0	0	0	0	0	00

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x50	0	0	0	1	0	1	1	1	17
0x51	0	0	1	0	1	0	0	0	28
0x52	0	0	0	0	0	0	0	0	00
0x53	0	0	0	0	0	0	0	1	01
0x54	0	1	1	1	1	0	0	0	78
0x55	0	0	0	0	0	0	0	0	00
0x56	0	0	1	0	0	1	0	0	24
0x57	0	1	1	1	1	0	0	0	78
0x58	0	0	0	0	0	0	0	0	00
0x59	0	0	1	0	0	1	0	0	24
0x5A	0	1	1	1	1	0	0	0	78
0x5B	0	0	0	0	0	0	0	0	00
0x5C	0	0	1	0	1	1	0	0	2C
0x5D	0	1	1	1	1	0	0	0	78
0x5E	0	0	0	0	0	0	0	0	00
0x5F	0	0	1	0	1	1	0	0	2C
0x60	0	1	1	1	1	0	0	0	78
0x61	0	0	AZEN1_D[9:8]		0	0	AZEN1_U[9:8]		10
0x62	AZEN1_U[7:0]								0E
0x63	AZEN1_D[7:0]								A9
0x64	0	0	0	1	0	0	0	1	11
0x65	1	0	1	1	0	0	0	0	B0
0x66	1	1	0	0	0	0	0	0	C0
0x67	SIGSELOFS_U[3:0]				0	0	0	0	10
0x68	SIGSELOFS_W[7:0]								35
0x69	SIGSEL_W[7:0]								29
0x6A	0	0	0	0	1	0	1	1	0B
0x6B	SELOFS_W[7:0]								2D
0x6C	SELOFS_U[3:0]				SEL_U[3:0]				22
0x6D	SEL_W[7:0]								21
0x6E	0	0	0	0	1	0	1	0	0A
0x6F	0	0	0	0	0	0	0	0	00
0x70	0	0	0	1	1	1	0	0	1C
0x71	0	0	0	1	1	0	1	1	1B
0x72	0	0	0	0	0	1	0	0	04
0x73	1	1	1	1	0	0	0	0	F0
0x74	0	0	0	1	1	0	1	0	1A
0x75	0	0	0	0	0	0	0	0	00
0x76	0	0	0	0	0	0	0	0	00
0x77	0	0	0	0	0	0	0	0	00
0x78	0	0	0	1	1	0	0	0	18
0x79	0	1	1	1	1	0	0	0	78
0x7A	0	0	0	0	0	0	0	0	00
0x7B	0	0	0	1	1	0	1	1	1B
0x7C	0	0	0	1	1	0	1	0	1A
0x7D	0	0	0	0	0	1	0	0	04
0x7E	1	1	1	1	0	0	0	0	F0

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0x7F	0	0	0	1	1	0	1	0	1A
0x80	0	0	0	0	0	0	0	RD_ON	00
0x81	RD_ADDR[7:0]								00
0x82	0	0	0	0	0	0	0	0	00
0x83	0	1	0	0	0	0	0	0	40
0x84	0	1	0	1	0	1	0	1	55
0x85	0	0	0	0	0	0	0	1	01
0x86	0	0	0	0	1	0	0	1	09
0x87	0	0	1	1	0	1	0	0	34
0x88	0	1	0	1	1	1	0	1	5D
0x89	1	0	0	0	0	1	1	0	86
0x8A	1	0	1	0	1	1	1	1	AF
0x8B	1	1	0	1	1	0	0	0	D8
0x8C	0	0	0	0	0	0	0	1	01
0x8D	0	0	1	0	1	0	1	0	2A
0x8E	0	1	0	1	0	0	1	1	53
0x8F	0	1	1	1	1	1	0	0	7C
0x90	1	0	1	0	0	1	0	1	A5
0x91	0	0	0	0	0	1	0	0	04
0x92	0	0	0	0	0	0	0	0	00
0x93	0	0	0	0	0	0	0	0	00
0x94	0	0	0	0	0	0	0	0	00
0x95	0	0	0	0	0	0	0	0	00
0x96	0	0	0	0	0	0	0	0	00
0x97	0	0	0	0	0	0	0	0	00
0x98	0	0	0	0	0	0	0	0	00
0x99	0	0	0	0	0	0	0	0	00
0x9A	0	0	0	0	0	0	0	0	00
0x9B	0	0	0	0	0	0	0	0	00
0x9C	0	1	1	0	0	0	0	0	60
0x9D	0	0	0	0	0	0	1	0	02
0x9E	0	0	0	0	0	0	0	0	00
0x9F	OUT_CALDAC[8:1]								00
0xA0	0	0	0	0	0	0	0	OUT_CALDAC[0]	00
0xA1	OUT_RCONT[7:0]								00
0xA2	OUT_BCNT[7:0]								00
0xA3	0	0	0	0	0	0	0	0	00
0xA4	0	0	0	0	0	0	0	0	00
0xA5	0	0	0	0	0	0	0	0	00
0xA6	1	1	0	0	1	1	0	0	CC
0xA7	1	1	1	1	1	1	1	1	FF
0xA8	1	1	1	1	1	1	1	1	FF
0xA9	0	0	0	0	0	0	0	0	00
0xAA	0	0	0	0	0	0	0	0	00
0xAB	0	0	0	0	0	0	0	0	00
0xAC	0	0	0	0	0	0	0	0	00
0xAD	0	0	0	1	0	1	0	0	14

Addr.	DATA7	DATA6	DATA5	DATA4	DATA3	DATA2	DATA1	DATA0	Initial
0xAE	0	0	0	0	0	0	0	0	00
0xAF	0	0	0	0	0	0	0	0	00
0xB0	0	0	0	0	0	0	0	0	00
0xB1	0	0	0	0	0	0	0	0	00
0xB2	0	0	0	0	0	0	0	0	00
0xB3	0	0	0	0	0	0	0	0	00
0xB4	0	0	0	0	0	0	0	0	00
0xB5	0	0	0	0	0	0	0	0	00
0xB6	0	0	0	0	0	0	0	0	00
0xB7	0	0	0	0	0	0	0	0	00
0xB8	0	0	0	0	0	0	0	0	00
0xB9	0	0	0	0	0	0	0	0	00
0xBA	0	0	0	0	0	0	0	0	00
0xBB	0	0	0	0	0	0	0	0	00
0xBC	0	0	0	0	0	0	0	0	00
0xBD	0	0	0	0	0	0	0	0	00
0xBE	0	0	0	0	0	0	0	0	00
0xBF	0	0	0	0	0	0	0	0	00

10.1.2. レジスタ説明

MAP 0

アドレス	DATA	レジスタ名	R/W	V 同期	機能	関連項目
0x00	[0]	PS0EN	RW		IF 回路 Power Save モード 0: PS0 on 1: PS0 off	9.2. 9.3 9.4.
	[1]	PS1EN	RW		クロック回路 Power Save モード 0: PS1 on 1: PS1 off	9.2. 9.3 9.4.
	[2]	PS2EN	RW		表示回路 Power Save モード 0: PS2 on 1: PS2 off	9.2. 9.3. 9.4.
0x01	[0]	RW_MAPSEL	RW		マップの切り替え	10.1.5.
0x02	[2]	RGT	RW		左右スキャン方向選択	10.6.
	[3]	DWN	RW		上下スキャン方向選択	10.6.
0x03	[0]	FORMAT_SEL_DATA	RW		YCbCr フォーマット切り替え(444/422)	10.2.
	[1]	YCB_P	RW		YCbCr / YPbPr 入力パターンの選択	10.2.
	[2]	LVDS_MAP	RW		LVDS データマッピング切替	10.2.
	[3]	DITHERON	RW		ディザ処理有無	10.13.
	[4]	YCB_OFFSET	RW		YCbCr 入力時のオフセット値の選択	10.2.
	[5]	YCB_CMPLE	RW		4:2:2 信号入力時の CbCr の補完方法切替	10.2.
	[6]	YCB_DEC	RW		YCbCr 時のマトリクス変換式の選択	10.2.
	[7]	RGB_YCB	RW		RGB/YCbCr の入力フォーマット選択	10.2.
0x04	[2:0]	IFSW	RW		入力 IF モード設定切替	10.2.
	[3]	PRTSWP	RW		入力ポートの順序入れ替え	10.3.
	[5:4]	PINSWP	RW		入力レーンの順序入れ替え	10.3.
	[7:6]	PN_POL	RW		入力レーン極性入替	10.3.
0x05	[5:0]	ORBIT_H	RW	○	水平 ORBIT 調整	10.14.
0x06	[5:0]	ORBIT_V	RW	○	垂直 ORBIT 調整	10.14.
0x0A	[0]	MCLKPOL	RW		マスタークロック極性選択 0: 負極性 (Default) 1: 正極性	—
	[1]	HD_POL	RW		水平同期信号極性切り替え 0: 負極性 1: 正極性	—
	[2]	VD_POL	RW		垂直同期信号極性切り替え 0: 負極性 1: 正極性	—
	[4]	HD_FILTER	RW		HSYNC フィルタ幅切り替え 0: 1MCLK 1: 3MCLK	—
	[5]	VD_FILTER	RW		VSNC フィルタ幅切り替え 0: 1MCLK 1: 3MCLK	—

アドレス	DATA	レジスタ名	R/W	V 同期	機能	関連項目
0x0B	[0]	OTPDG_REGEN	RW		ホワイトバランス調整選択	10.11.
	[1]	OTPCALDAC_REGEN	RW		輝度調整選択	10.10.
0x0C	[0]	OTPLDO_REGEN	RW		LDO 出力電圧レジスタ調整 0: 無効 (プリセット有効) 1: 有効	—
	[1]	OTPVOFS_REGEN	RW		オフセット電圧レジスタ調整 0: 無効 (プリセット有効) 1: 有効	—
	[6:4]	C_SLOPE	RW		輝度変更速度設定	10.9.
0x10	[1]	L_AT_CALEN	RW		輝度ダイレクト変更機能および 輝度変更速度コントロール機能設定	10.8. 10.9.
	[2]	L_SEAMLESSEN	RW		輝度変更設定	10.9.
	[3]	WB_CALEN	RW		ホワイトバランス自動調整	10.8.
0x13	[7:0]	REQUEST_LV	RW	○	輝度ダイレクト設定値入力	10.8.
0x14	[0]	REF_MAPSEL	RW	○	システム反映レジスタ切り替え (対象レジスタ: 0x15~0x35)	10.1.6.
	[1]	REF_MAPTIMSEL	RW	○	システム反映レジスタ切り替え (対象レジスタ: 0x36~0x7F)	10.1.6.
	[4]	INS_BLK	RW	○	0: 通常駆動 1: 黒画面表示	—
0x15	[6:0]	DRGAMMA1	RW	○	デジタルガンマ Red 信号 8 階調調整	10.12.
0x16	[7:0]	DRGAMMA2	RW	○	デジタルガンマ Red 信号 16 階調調整	10.12.
0x17	[7:0]	DRGAMMA3	RW	○	デジタルガンマ Red 信号 32 階調調整	10.12.
0x18	[7:0]	DRGAMMA4	RW	○	デジタルガンマ Red 信号 64 階調調整	10.12.
0x19	[7:0]	DRGAMMA5	RW	○	デジタルガンマ Red 信号 96 階調調整	10.12.
0x1A	[7:0]	DRGAMMA6	RW	○	デジタルガンマ Red 信号 128 階調調整	10.12.
0x1B	[6:0]	DRGAMMA7	RW	○	デジタルガンマ Red 信号 192 階調調整	10.12.
0x1C	[6:0]	DGGAMMA1	RW	○	デジタルガンマ Green 信号 8 階調調整	10.12.
0x1D	[7:0]	DGGAMMA2	RW	○	デジタルガンマ Green 信号 16 階調調整	10.12.
0x1E	[7:0]	DGGAMMA3	RW	○	デジタルガンマ Green 信号 32 階調調整	10.12.
0x1F	[7:0]	DGGAMMA4	RW	○	デジタルガンマ Green 信号 64 階調調整	10.12.
0x20	[7:0]	DGGAMMA5	RW	○	デジタルガンマ Green 信号 96 階調調整	10.12.
0x21	[7:0]	DGGAMMA6	RW	○	デジタルガンマ Green 信号 128 階調調整	10.12.
0x22	[6:0]	DGGAMMA7	RW	○	デジタルガンマ Green 信号 192 階調調整	10.12.
0x23	[6:0]	DBGAMMA1	RW	○	デジタルガンマ Blue 信号 8 階調調整	10.12.
0x24	[7:0]	DBGAMMA2	RW	○	デジタルガンマ Blue 信号 16 階調調整	10.12.
0x25	[7:0]	DBGAMMA3	RW	○	デジタルガンマ Blue 信号 32 階調調整	10.12.
0x26	[7:0]	DBGAMMA4	RW	○	デジタルガンマ Blue 信号 64 階調調整	10.12.
0x27	[7:0]	DBGAMMA5	RW	○	デジタルガンマ Blue 信号 96 階調調整	10.12.

アドレス	DATA	レジスタ名	R/W	V 同期	機能	関連項目
0x28	[7:0]	DBGAMMA6	RW	○	デジタルガンマ Blue 信号 128 階調調整	10.12.
0x29	[6:0]	DBGAMMA7	RW	○	デジタルガンマ Blue 信号 192 階調調整	10.12.
0x2A	[0]	CONT[8]	RW	○	コントラスト調整	10.11.1
0x2B	[7:0]	CONT[7:0]				
0x2C	[7:0]	RCONT	RW	○	R サブコントラスト調整	10.11.1.
0x2D	[7:0]	GCONT	RW	○	G サブコントラスト調整	10.11.1.
0x2E	[7:0]	BCONT	RW	○	B サブコントラスト調整	10.11.1.
0x2F	[7:0]	BRT	RW	○	ブライト調整	10.11.2.
0x30	[7:0]	RBRT	RW	○	R サブブライト調整	10.11.2.
0x31	[7:0]	GBRT	RW	○	G サブブライト調整	10.11.2.
0x32	[7:0]	BBRT	RW	○	B サブブライト調整	10.11.2.
0x33	[8:1]	CALDAC[8:1]	RW	○	輝度 Calibration 設定	10.10.
0x34	[0]	CALDAC[0]				
0x35	[6]	OESW	RW		2 ライン同時書き込みモード時、同時駆動ライン切替え	10.5.
	[7]	VDRMODE	RW-		2 ライン同時書き込みモード切替	10.5.
0x36	[1:0]	FORMAT_SEL_V	RW		垂直表示ライン数切り替え	10.4
	[4]	FORMAT_SEL_H	RW		水平表示ライン数切り替え	10.4
0x37	[1:0]	H_ACT_U[9:8]	RW		水平入力信号開始位置 (MCLK 換算)	10.4.
0x38	[7:0]	H_ACT_U[7:0]				
0x37	[5:4]	H_ACT_D[9:8]	RW		水平入力信号終了位置 (MCLK 換算)	10.4.
0x39	[7:0]	H_ACT_D[7:0]				
0x3A	[2:0]	V_ACT_U[10:8]	RW		垂直入力信号開始位置 (HSYNC 換算)	10.4.
0x3B	[7:0]	V_ACT_U[7:0]				
0x3A	[6:4]	V_ACT_D[10:8]	RW		垂直入力信号終了位置 (HSYNC 換算)	10.4.
0x3C	[7:0]	V_ACT_D[7:0]				
0x3D	[1:0]	DE_U[9:8]	RW		水平信号有効開始位置 (MCLK 換算)	10.4.
0x3E	[7:0]	DE_U[7:0]				
0x3D	[5:4]	DE_D[9:8]	RW		水平信号有効終了位置 (MCLK 換算)	10.4.
0x3F	[7:0]	DE_D[7:0]				
0x40	[7:0]	WSST1_U[7:0]	RW		点灯開始パルス立上げ位置 (HSYNC 換算)	10.4.
0x41	[7:0]	WSST1_W[7:0]	RW		点灯開始パルス立下げ位置 (HSYNC 換算)	10.4.
0x46	[1:0]	WSEN1_U[9:8]	RW		タイミング設定用レジスタ	10.4.
0x47	[7:0]	WSEN1_U[7:0]				

アドレス	DATA	レジスタ名	R/W	V 同期	機能	関連項目
0x46	[5:4]	WSEN1_W[9:8]	RW		タイミング設定用レジスタ	10.4.
0x48	[7:0]	WSEN1_W[7:0]				
0x49	[1:0]	WSEN2_U[9:8]	RW		タイミング設定用レジスタ	10.4.
0x4A	[7:0]	WSEN2_U[7:0]				
0x49	[5:4]	WSEN2_W[9:8]	RW		タイミング設定用レジスタ	10.4.
0x4B	[7:0]	WSEN2_W[7:0]				
0x4C	[1:0]	DSN_U[9:8]	RW		タイミング設定用レジスタ	10.4.
0x4D	[7:0]	DSN_U[7:0]				
0x4C	[5:4]	DSN_D[9:8]	RW		タイミング設定用レジスタ	10.4.
0x4E	[7:0]	DSN_D[7:0]				
0x61	[1:0]	AZEN1_U[9:8]	RW		タイミング設定用レジスタ	10.4.
0x62	[7:0]	AZEN1_U[7:0]				
0x61	[5:4]	AZEN1_D[9:8]	RW		タイミング設定用レジスタ	10.4.
0x63	[7:0]	AZEN1_D[7:0]				
0x67	[7:4]	SIGSELOFS_U[3:0]	RW		タイミング設定用レジスタ	10.4.
0x68	[7:0]	SIGSELOFS_W	RW		タイミング設定用レジスタ	10.4.
0x69	[7:0]	SIGSEL_W	RW		タイミング設定用レジスタ	10.4.
0x6B	[7:0]	SELOFS_W	RW		タイミング設定用レジスタ	10.4.
0x6C	[3:0]	SEL_U	RW		タイミング設定用レジスタ	10.4.
	[7:4]	SELOFS_U	RW		タイミング設定用レジスタ	10.4.
0x6D	[7:0]	SEL_W	RW		タイミング設定用レジスタ	10.4.
0x80	[0]	RD_ON	RW		レジスタ Read On/Off	10.1.4.
0x81	[7:0]	RD_ADDR	RW		Read 対象アドレス設定	10.1.4.
0x9E	[4:0]	LDOSEL[4:0]	RW		LDO 出力電圧値調節用レジスタ	—
0x9F	[5:0]	GAMVOFS[5:0]	RW		オフセット電圧調節用レジスタ	—

MAP 1 ※MAP 0 とレジスタ名の違うもののみ

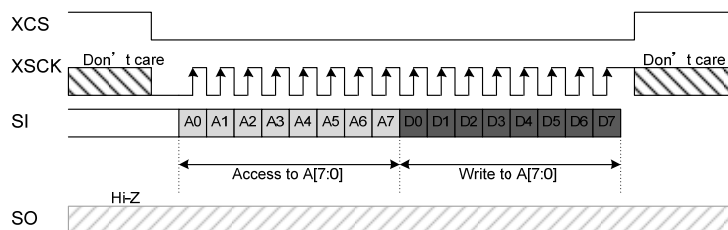
アドレス	DATA	レジスタ名	R/W	V 同期	機能	関連項目
0x0C	[2]	OTPCOEF_REGEN	RW		REQUEST_LV 機能に使用する係数の読出し先を選択するレジスタ 0 : OTP 1 : レジスタ	10.8.
	[3]	OTPWB_REGEN	RW		REQUEST_LV に伴う WB 調整に使用する係数の読出し先を選択するレジスタ 0 : OTP 1 : レジスタ	10.8.
0x9F	[7:0]	OUT_CALDAC[8:1]	R		REQUEST_LV 調節後の CALDAC 値を読み出すレジスタ	10.8.
0xA0	[0]	OUT_CALDAC[0]	R			10.8.
0xA1	[7:0]	OUT_RCONT	R		REQUEST_LV 調節後の Sub-Contrast 値を読み出すレジスタ	10.8. 10.11
0xA2	[7:0]	OUT_BCONT	R		REQUEST_LV 調節後の Sub-Contrast 値を読み出すレジスタ	10.8. 10.11

10.1.3. シリアル I/F Write アクセス

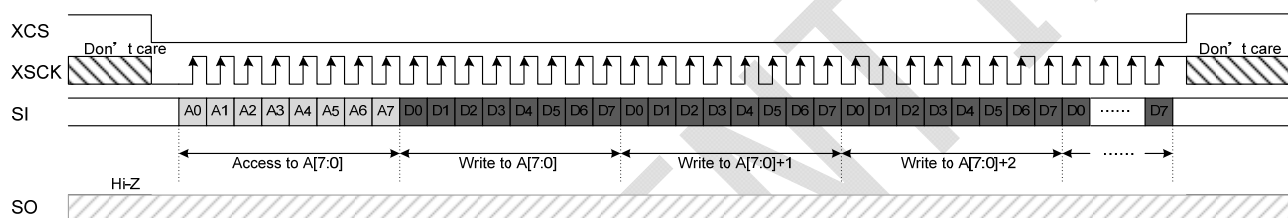
Write 動作は通常転送/バースト転送、LSB First に対応しております。

SI（入力端子 22）より Write アクセスを行いたいアドレスを入力後、続けてデータを入力します。

下記にタイミングを示します。



Writeアクセス通常転送 (LSB First)



Writeアクセスバースト転送 (LSB First)

- ・データ取り込みは XCS の立下りから開始します。
- ・XCS=Low の期間に入力される 16 回目の XSCK の立上りで、データがパネル内部に取り込まれます。最初の 8bit がアドレス、次の 8bit が Write データとして認識されます。
- ・XCS=Low の期間に入力される XSCK の立上りが 15 回以下の場合、データは内部に取り込まれず無効となります。
- ・XCS=Low の期間に 16 回を超える XSCK の立上りが入力された場合、バースト転送モードに移行し、16 回目の XSCK 立上りでアドレス=A に対するデータ保持を完了します。以降、17～24 回目のデータはアドレス=A+1、25～32 回目のデータはアドレス=A+2...と、対象アドレスが自動的にインクリメントされていきます。
- ・バースト転送モード時、XSCK の立上りが 8 の倍数とならない場合、XCS 立下りから $8 \times N$ ($N \geq 2$ の整数) のデータを有効として、内部に取り込みます。

10.1.4. シリアル I/F Read アクセス

Read 動作は通常転送/バースト転送、LSB First に対応しております。

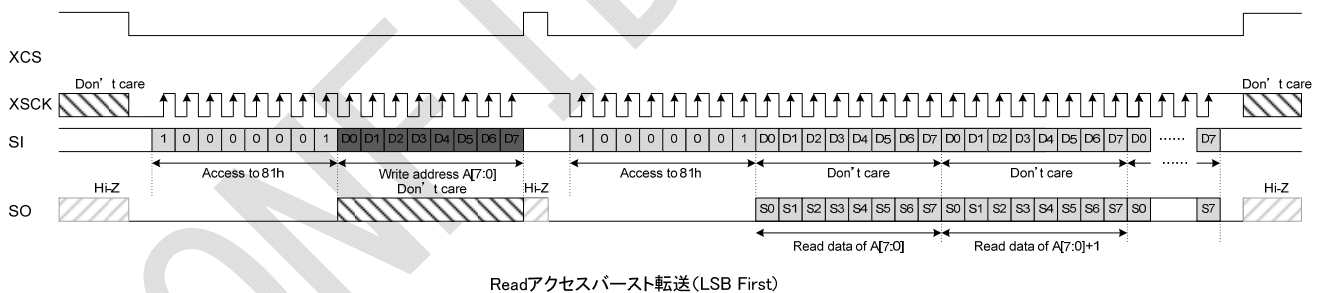
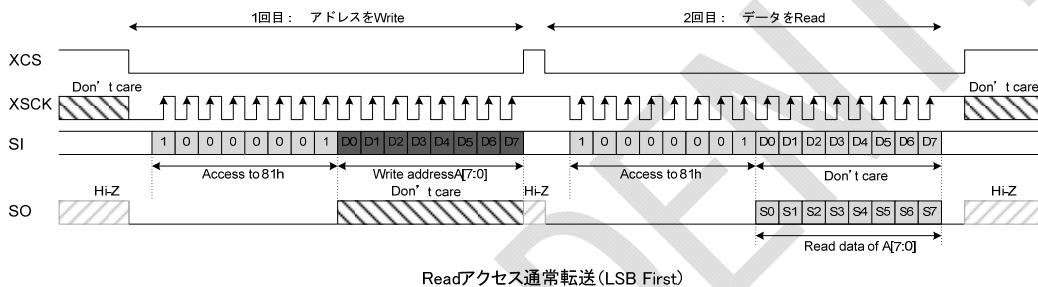
◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x80	[0]	RD_ON	レジスタ Read 0: Off (Default) 1: On
0x81	[7:0]	RD_ADDR	レジスタ Read アドレス設定

RD_ON レジスタを 1 に設定後、2 回のシリアルアクセスを行います。

- ・1 回目：RD_ADDR (0x81) にアクセスし、Read アクセスを行いたいアドレスを Write します。
- ・2 回目：RD_ADDR にアクセス後、データが SO（出力端子 23）より出力されます。

下記にタイミングを示します。

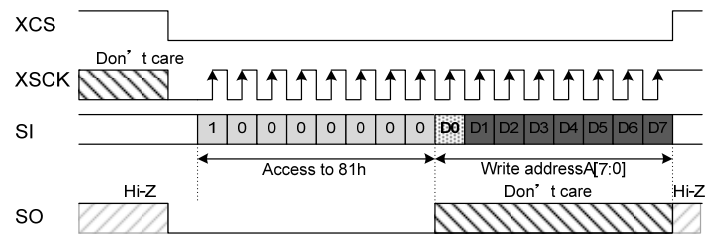


- ・Read アクセス時は、XCS を立ち上げない限りバースト転送とみなし、読み出し対象レジスタアドレスを自動インクリメントしてデータを SO に出力します。

10.1.5. MAP 切替え

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x01	[0]	RW_MAPSEL	マップ切り替え 0: MAP 0 1: MAP 1



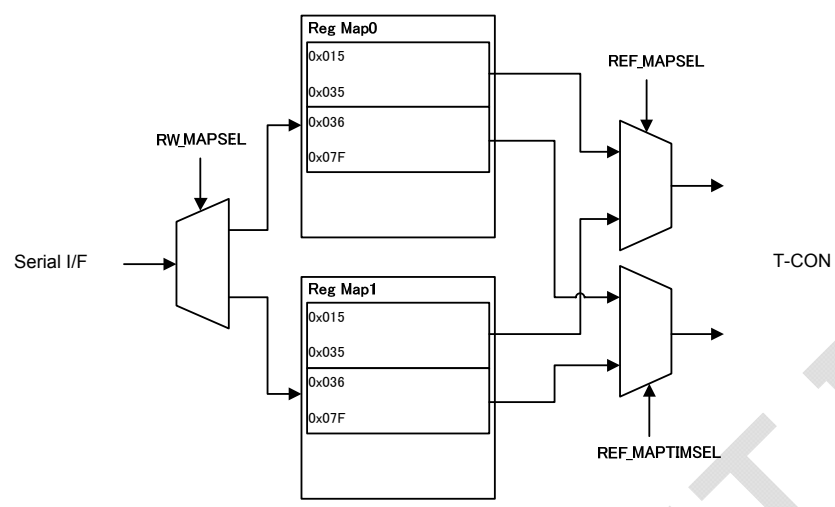
Read/Write対象Map切替 (LSB First)

1. Address 0x01のD0 (RW_MAPSEL) でRead/Write対象のMAPを切替えます。
2. Address 0x01はRW_MAPSELの状態に依らずアクセス可能です。
3. RW_MAPSELの値は保持されます。Read/Write対象のMapは、RW_MAPSELの値が変更されるまで一定です。
4. Read/Writeの方法はMAP 0 と MAP 1 で同様です。

10.1.6. レジスタ構成 (2 面レジスタ)

本製品のレジスタは 2 面構成となっております。

2 面構成を利用することにより、V ブランクのタイミングを意識せずに、レジスタの変更が可能となります。



- ・ 2 面レジスタの対象となるのはアドレス 0x15～0x35 および 0x36～0x7F のレジスタです。
- ・ システムに反映されていない面は、画出力に影響を与えることなく、設定値を変更することが可能となります。
- ・ Map0 と Map1 に異なるレジスタ設定値を予め書き込んでおくことで、動作中のレジスタ設定変更を即時に行うことが可能となります。

◆ レジスタ設定

アドレス	DATA	レジスタ名	機能
0x14	[0]	REF_MAPSEL	システム反映レジスタ切り替え (対象レジスタ : 0x15～0x35) 0: MAP0 1: MAP1
	[1]	REF_MAPTMSSEL	システム反映レジスタ切り替え (対象レジスタ : 0x36～0x7F) 0: MAP0 1: MAP1

10.2. データ転送フォーマット

映像データの転送フォーマットに応じてパネルレジスタ設定をおこなってください。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x03	[0]	FORMAT_SEL_DATA	YCbCr フォーマット切り替え 0: 4:4:4(24bit) 1: 4:2:2(16bit)
	[1]	YCB_P	CbCr 入力順序切り替え 0: ModeA(Cb/Pb が前) 1: ModeB(Cr/Pr が前)
	[2]	LVDS_MAP	LVDS データマッピング切替 0: JEITA 準拠 1: VESA 準拠
	[4]	YCB_OFFSET	YCbCr 入力時のオフセット値の選択 0: 2 の補数(-128～127) 1: 正数(0～255)
	[5]	YCB_CMPLE	4:2:2 信号入力時の CbCr の補完方法切替 0: 線形補完 1: 前置補完
	[6]	YCB_DEC	YCbCr の RGB 変換式の選択 0: BT.601 準拠(YCbCr) 1: BT.709 準拠(YPbPr)
	[7]	RGB_YCB	RGB/YCbCr の入力フォーマット選択 0: RGB 1: YCbCr
0x04	[2:0]	IFSW	入力 IF モード設定切替 000: Reserved (設定しないでください) 001: Reserved (設定しないでください) 010: Reserved (設定しないでください) 011: 4 レーン×2 100: 5 レーン×1 101: 5 レーン×2 110: Reserved (設定しないでください) 111: Reserved (設定しないでください)

◆レジスタ設定値と転送データフォーマット (YCB_DEC=0 のとき) ※YCB_DEC=1 の場合は Cb が Pb、Cr が Pr となる

PRTSWP=0, PINSWP=0

RGB _YCB	YCB _P	FORMAT _SEL_ DATA	LVDS _MAP	5 レーン×1 (IFSW=100)	5 レーン×2 (IFSW=101)	4 レーン×2 (IFSW=011)
0	—	—	0			
			1			

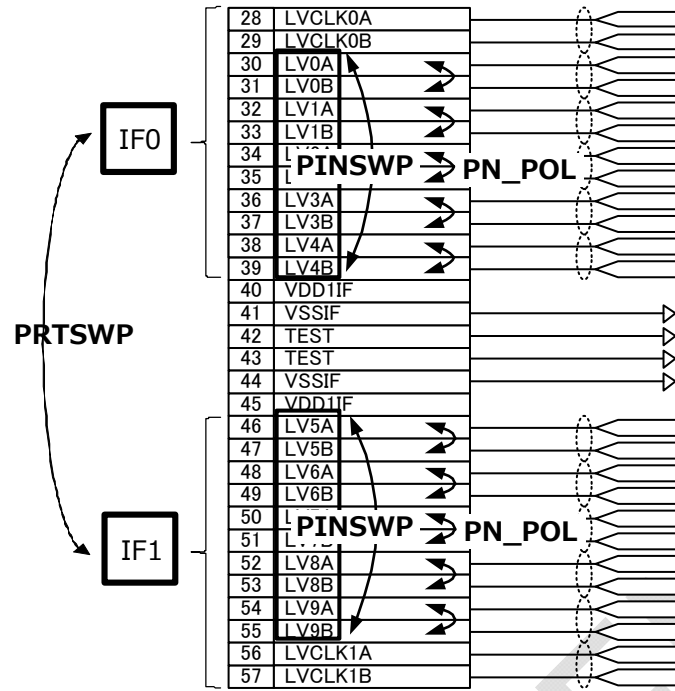
RGB _YCB	YCB _P	FORMAT _SEL_ DATA	LVDS _MAP	5 レーン×1 (IFSW=100)	5 レーン×2 (IFSW=101)	4 レーン×2 (IFSW=011)
1	—	0	0			CLK0A/B LV0A/B LV1A/B LV2A/B LV3A/B LV4A/B LV5A/B LV6A/B LV7A/B LV8A/B LV9A/B CLK1A/B CR0[2] CR0[3] CR0[4] CR0[5] CR0[6] CR0[7] Y0[2] CB0[3] Y0[3] Y0[4] Y0[5] Y0[6] Y0[7] CB0[12] CB0[13] DE RSV CR0[14] CR0[15] CR0[16] CR0[17] Y0[10] Y0[11] CB0[0] CB0[1] GND 接続 CR1[2] CR1[3] CR1[4] CR1[5] CR1[6] CR1[7] Y1[2] CB1[3] Y1[3] Y1[4] Y1[5] Y1[6] Y1[7] CB1[12] CB1[13] DE RSV CR1[14] CR1[15] CR1[16] CR1[17] Y1[10] Y1[11] CB1[0] CB1[1] GND 接続
			1			CLK0A/B LV0A/B LV1A/B LV2A/B LV3A/B LV4A/B LV5A/B LV6A/B LV7A/B LV8A/B LV9A/B CLK1A/B CR0[0] CR0[1] CR0[2] CR0[3] CR0[4] CR0[5] CR0[6] CR0[7] Y0[1] Y0[2] Y0[3] Y0[4] Y0[5] Y0[6] Y0[7] Y0[10] Y0[11] CB0[12] CB0[13] CB0[14] CB0[15] CB0[16] CB0[17] CB0[18] CB0[19] CB0[20] CB0[21] CB0[22] CB0[23] CB0[24] CB0[25] CB0[26] CB0[27] CB0[28] CB0[29] CB0[30] CB0[31] CR0[32] CR0[33] CR0[34] CR0[35] CR0[36] CR0[37] CR0[38] CR0[39] CR0[40] CR0[41] CR0[42] CR0[43] CR0[44] CR0[45] CR0[46] CR0[47] CR0[48] CR0[49] CR0[50] CR0[51] GND 接続 CR1[0] CR1[1] CR1[2] CR1[3] CR1[4] CR1[5] CR1[6] CR1[7] Y1[1] Y1[2] Y1[3] Y1[4] Y1[5] Y1[6] Y1[7] Y1[10] Y1[11] CB1[12] CB1[13] CB1[14] CB1[15] CB1[16] CB1[17] CB1[18] CB1[19] CB1[20] CB1[21] CB1[22] CB1[23] CB1[24] CB1[25] CB1[26] CB1[27] CB1[28] CB1[29] CB1[30] CB1[31] CR1[32] CR1[33] CR1[34] CR1[35] CR1[36] CR1[37] CR1[38] CR1[39] CR1[40] CR1[41] CR1[42] CR1[43] CR1[44] CR1[45] CR1[46] CR1[47] CR1[48] CR1[49] CR1[50] CR1[51] GND 接続

RGB _YCB	YCB _P	FORMAT _SEL_ _DATA	LVDS _MAP	5 レーン×1 (IFSW=100)	5 レーン×2 (IFSW=101)	4 レーン×2 (IFSW=011)
1	0	1	0			
			1			

RGB _YCB	YCB _P	FORMAT _SEL_ _DATA	LVDS _MAP	5 レーン×1 (IFSW=100)	5 レーン×2 (IFSW=101)	4 レーン×2 (IFSW=011)
1	1	1	0			
			1			

10.3. スワップ機能

入力レーンとその極性を入れ替えることができます。下図の入力ポート（PRTSWP）、入力レーン（PINSWP）および極性（PN_POL）が入れ替わります。



◆レジスタ設定

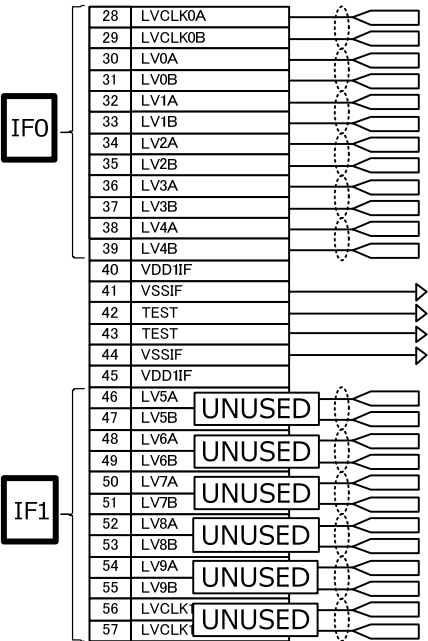
アドレス	DATA	レジスタ名	機能
0x04	[3]	PRTSWP	入力ポートの順序入れ替え 0: IF0→IF1 の順番でデータ取り込み(※) 1: IF1→IF0 の順番でデータ取り込み
	[5:4]	PINSWP	入力レーンの順序入れ替え 00: IF0 昇順(LV0→LV4), IF1 昇順(LV5→LV9) 01: IF0 降順(LV4→LV0), IF1 昇順(LV5→LV9) 10: IF0 昇順(LV0→LV4), IF1 降順(LV9→LV5) 11: IF0 降順(LV4→LV0), IF1 降順(LV9→LV5)
	[7:6]	PN_POL	入力レーン極性入替 00: IF0 A=P B=N, IF1 A=P B=N 01: IF0 A=N B=P, IF1 A=P B=N 10: IF0 A=P B=N, IF1 A=N B=P 11: IF0 A=N B=P, IF1 A=N B=P

※ IF0: (LV0～LV4)、IF1: (LV5～LV9)

ご使用にあたっては各レーン設定の未使用 PIN（UNUSED）にご注意ください。

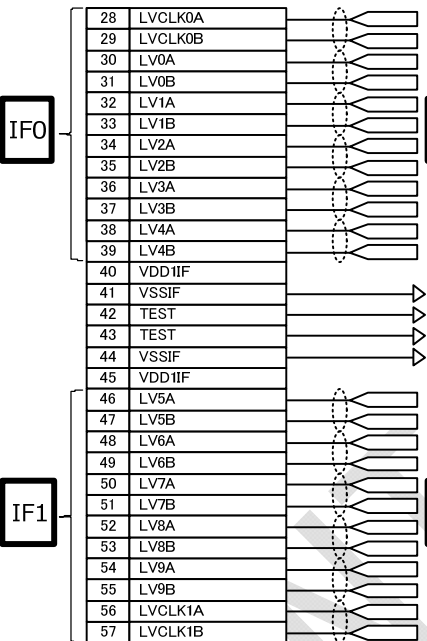
※未使用ピン（UNUSED）は SWAP されません（固定となっています）。

■ 5Lane × 1

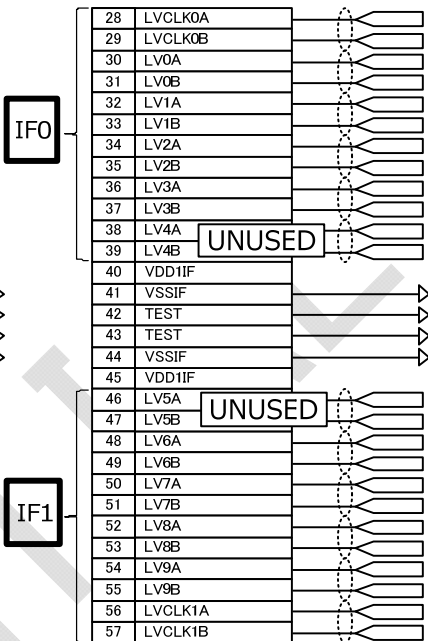


■ 5Lane × 2

※未使用Pinはありません



■ 4Lane × 2



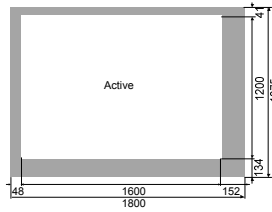
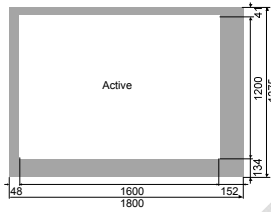
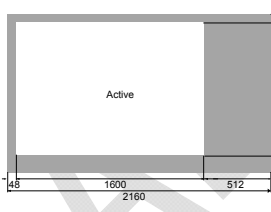
10.4. 対応入力映像フォーマット

下記の入力映像フォーマットに対応します。フォーマットに応じて、パネルタイミング設定を行って下さい。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x37 0x6D	-	H_ACT_D SEL_W	タイミング設定用レジスタ 下記①－⑤フォーマットに応じて設定 設定値は別途提示

◆パネル表示モードと対応入力フォーマット

パネル表示モード		①UXGA 60Hz Frame Rate	②UXGA 59.94Hz Frame Rate	③UXGA 50Hz Frame Rate
		1600(H) X 1200(V)	1600(H) X 1200(V)	1600(H) X 1200(V)
対応入力 フォーマット				
Active	H	1600		
	V	1200		
Total	H	1800	1800	2160
	V	1375	1375	1375
FP	H	152	152	512
	V	134	134	134
SYNC	H	16	16	16
	V	5	5	5
BP	H	32	32	32
	V	36	36	36
BP+SYNC	H	48	48	48
	V	41	41	41
fv	Hz	60.00	59.94	50.00
Pixel Clock	MHz	148.50	148.35	148.50

パネル表示モード		④UXGA 120Hz Frame Rate 1600(H) X 1200(V)
対応入力フォーマット		
Active	H	1600
	V	1200
Total	H	1800
	V	1375
FP	H	152
	V	134
SYNC	H	16
	V	5
BP	H	32
	V	36
BP+SYNC	H	48
	V	41
fv	Hz	120.00
Pixel Clock	MHz	297.00

10.5. 2ライン同時書き込みモード

本製品は、UXGA120p とは別に垂直 2 ラインを同時書き込みすることにより、通常駆動と同等の消費電力で倍速フレームレートの映像表示を実現する機能を搭載しております。

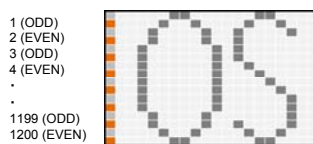
※この際、垂直解像度は 1/2 となります。

ダブル駆動は垂直 2 ライン同時に同じデータを書き込み、ODD / EVEN フィールドを順次表示します。また、マルス駆動はさらに ODD フィールドを EVEN フィールドに対し 1 ラインずらして表示します。これにより視感上の垂直解像度が改善します。

◆レジスタ設定

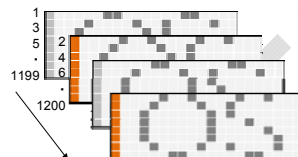
アドレス	DATA	レジスタ名	機能
0x35	[7]	VDRMODE	2ライン同時書き込みモード 0: 無効 1: 有効
	[6]	OESW	2ライン同時書き込み時 同時駆動ライン切替え 0: ダブル駆動 1: マルス駆動 (1ラインずらし駆動)

元の画像



60fps/120fps

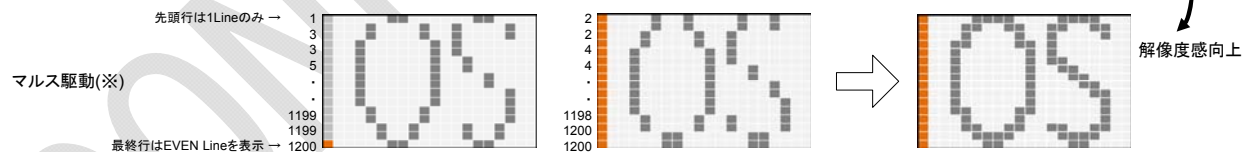
入力画像 (ODD/EVEN分割)



120fps/240fps

表示画像

ダブル駆動



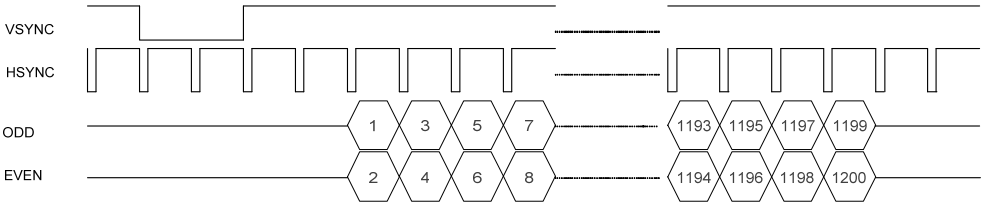
※マルス = MALS: Motion-based Alternative Lighting Signal

◆入力フォーマットとパネル表示画像

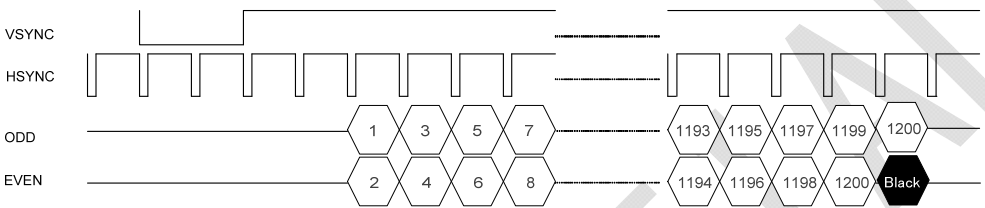
入力フォーマット	VDRMODE	OESW	パネル表示画像
①1600x1200 60Hz ②1600x1200 59.94Hz ③1600x1200 50Hz ④1600x1200 120Hz 1600(H) X 1200(V)	0:無効	Don't care	
	1:有効	Don't Care	
⑤1600x600 240Hz ODD 1600(H) X 600(V) EVEN 1600(H) X 600(V)	1:有効	0:ダブル駆動	
	1:有効	1:マウス駆動	

◆入力フォーマット

ダブル駆動
2ライン同時書き込み



マルス駆動
2ライン同時書き込み+ラインずらし



PS2EN を 0→1 へ設定後、最初の表示は XVD4 回目で ODD フィールドになります。

◆パネル表示モードと対応入力フォーマット

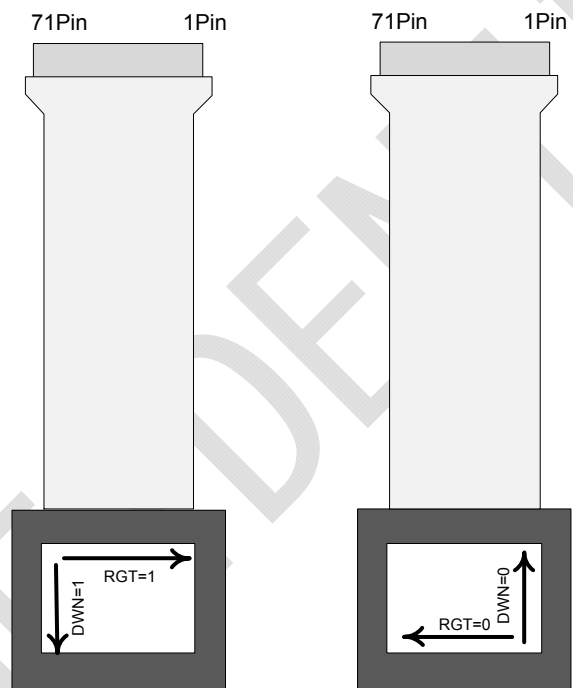
パネル表示モード		⑤UXGA 240Hz Frame Rate 1600(H) X 600(V)
対応入力フォーマット		
Active	H	1600
	V	600x2
Total	H	1800
	V	688
FP	H	152
	V	47
SYNC	H	16
	V	5
BP	H	32
	V	36
BP+SYNC	H	48
	V	41
f _v	Hz	240.00
Pixel Clock	MHz	297.22

10.6. 上下左右反転

パネルの上下反転・左右反転表示は RGT および DWN レジスタにて設定します。

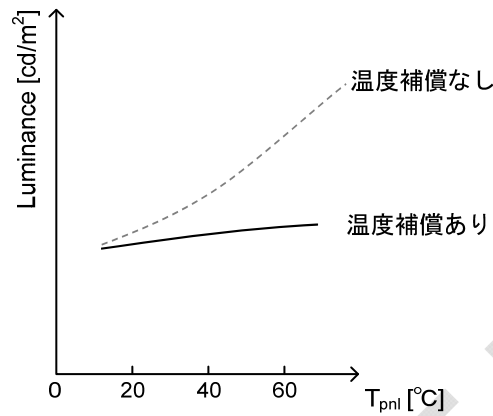
◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x02	[2]	RGT	左右スキャン方向選択 0:左スキャン 1:右スキャン(Default)
	[3]	DWN	上下スキャン方向選択 0:上スキャン 1:下スキャン(Default)



10.7. 輝度の温度補償機能

有機 EL パネルは、温度により輝度に変化する特性があります。
本製品には、パネル輝度の温度依存性を補償する機能を搭載しています。



10.8. 輝度ダイレクト設定機能

本製品は輝度をダイレクトに設定することが可能です。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x10	[1]	L_AT_CALEN	輝度ダイレクト変更機能設定 0:無効 1:有効
	[3]	WB_CALEN	輝度ダイレクト変更機能有効時のホワイトバランス自動調整 0:無効 1:有効
0x13	[7:0]	REQUEST_LV	輝度設定レジスタ (50cd/m ² ~1000cd/m ² 10cd/m ² 刻みで調整可能) 00000101: 50cd/m ² 00001111: 150cd/m ² (Default) 01100100: 1000cd/m ²

※CALDAC レジスタでコントロールすることも可能です。
画調整機能の優先順位については 10.15.項をご参照ください。

10.9. 輝度変更速度コントロール機能

本製品は 10.8 輝度ダイレクト設定を使用した場合、設定輝度へ到達するスピードを変更することが可能です。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x10	[2]	L_SEAMLESSEN	輝度変更速度コントロール機能設定 0:無効 1:有効
0x0C	[6:4]	C_SLOPE	輝度変更速度設定(V 同期) 000(0):即時変更(Default) 001(1):低速度 111(7):高速度

画調整機能の優先順位については 10.15.項をご参照ください。

10.10. 輝度調整機能

CALDAC レジスタ設定により、輝度を調整することができます。本機能を有効にするには、L_AT_CALEN を 0 にしたうえで OTPCALDAC_REGEN を 1 に設定して下さい。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x10	[0]	L_AT_CALEN	輝度ダイレクト変更機能設定 0:無効 1:有効
0x0B	[1]	OTPCALDAC_REGEN	輝度調整選択 0: Default 設定 1: 輝度調整機能有効
0x33	[7:0]	CALDAC[8:1]	輝度マニュアル調整 000000000 (0):低輝度側 100000000 (256): Default 111111111 (511):高輝度側
0x34	[0]	CALDAC[0]	

画調整機能の優先順位については 10.15.項をご参照ください。

10.11. ホワイトバランス調整機能

10.11.1. Contrast / Sub Contrast

入力信号のコントラスト(ゲイン)を設定します。RGB 同時調整および R/G/B 独立調整による設定が可能です。
本機能を有効にするには、OTPDG_REGEN を 1 に設定して下さい。RCONT および BCONT の調整には更に WB_CALEN を 0 に設定して下さい。

◆ レジスタ設定

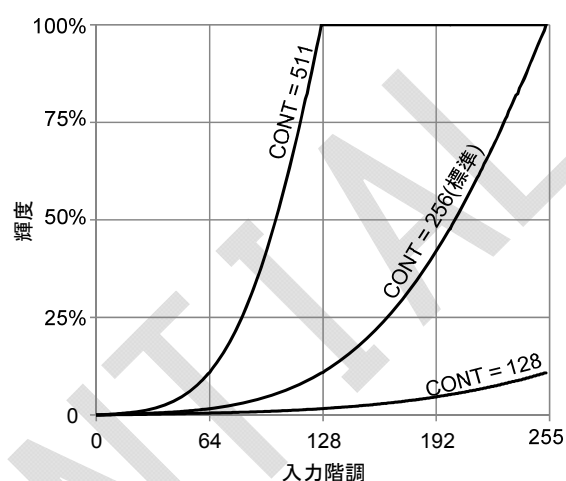
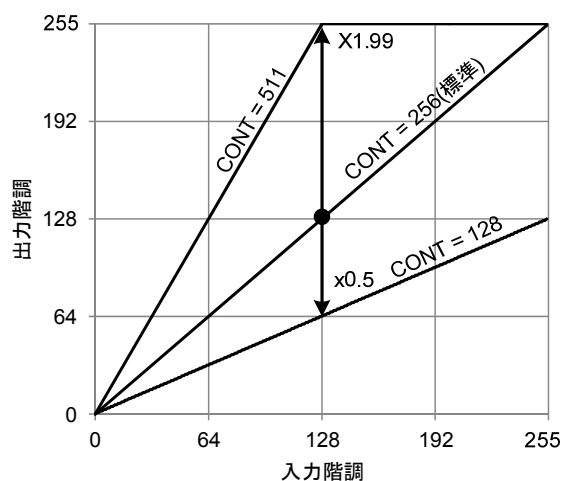
アドレス	DATA	レジスタ名	機能
0x0B	[0]	OTPDG_REGEN	ホワイトバランス調整選択 0: Default 設定 1: ホワイトバランス調整機能有効
0x10	[3]	WB_CALEN	輝度ダイレクト変更機能有効時のホワイトバランス自動調整 0:無効 1:有効
0x2A	[0]	CONT[8]	コントラスト (ゲイン) 設定 RGB 入力信号に対して、 00000000 (0): x0 10000000 (256): x1 11111111 (511): x2
0x2B	[7:0]	CONT[7:0]	
0x2C	[7:0]	RCONT	R サブコントラスト設定 CONT に対して R を、 00000000 (0): x0.5 10000000 (128): x1 11111111 (255): x1.5
0x2D	[7:0]	GCONT	G サブコントラスト設定 CONT に対して G を、 00000000 (0): x0.5 10000000 (128): x1 11111111 (255): x1.5
0x2E	[7:0]	BCONT	B サブコントラスト設定 CONT に対して B を、 00000000 (0): x0.5 10000000 (128): x1 11111111 (255): x1.5

画調整機能の優先順位については 10.15.項をご参照ください。

◆ Contrast 調整

レジスタ CONT により入力信号に対して RGB 同時調整を行います。設定値は 0～511(10 進表記)です。

設定値(10 進表記)	0	...	128	...	256(Default)	...	384	...	511
ゲイン(入力に対して)	$\times 0$	...	$\times 0.5$	...	$\times 1$	...	$\times 1.5$	...	$\times 1.99$



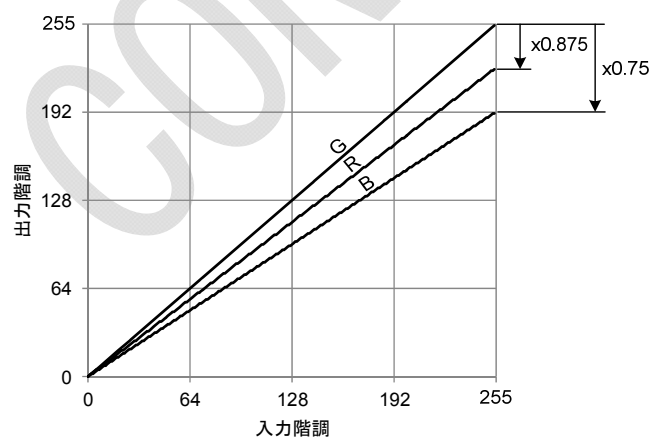
◆ Sub Contrast 調整

レジスタ RCONT/GCONT/BCONT により RGB 独立調整を行います。

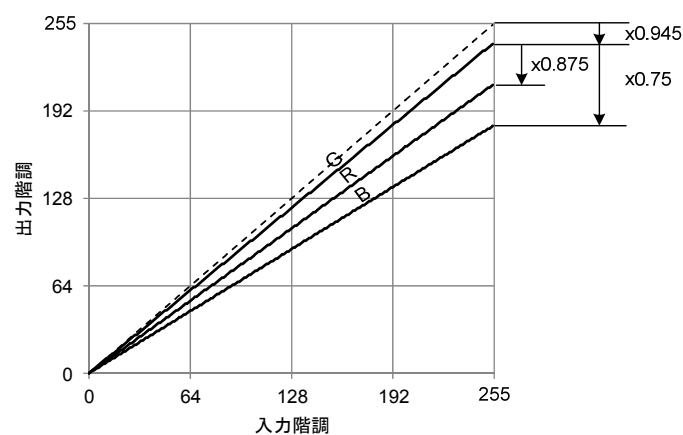
メインの CONT に対する RGB それぞれのゲインが設定できます。設定値は 0～255 (10 進表記)です。

設定値(10 進表記)	0	...	64	...	128(Default)	...	192	...	255
ゲイン(CONT に対して)	$\times 0.5$	...	$\times 0.75$	...	$\times 1$	...	$\times 1.25$	...	$\times 1.49$

Example 1
CONT = 256 ($\times 1$)
RCONT = 96 ($\times 0.875$)
GCONT = 128 ($\times 1$)
BCONT = 64 ($\times 0.75$)



Example 2
CONT = 242 ($\times 0.945$)
RCONT = 96 ($\times 0.875$)
GCONT = 128 ($\times 1$)
BCONT = 64 ($\times 0.75$)



10.11.2. Bright / Sub Bright

入力信号のブライト（バイアス）を設定します。RGB 同時調整および R/G/B 独立調整による設定が可能です。
本機能を有効にするには、OTPDG_REGEN を 1 に設定し、ホワイトバランス調整機能を有効にしてください。

◆ レジスタ設定

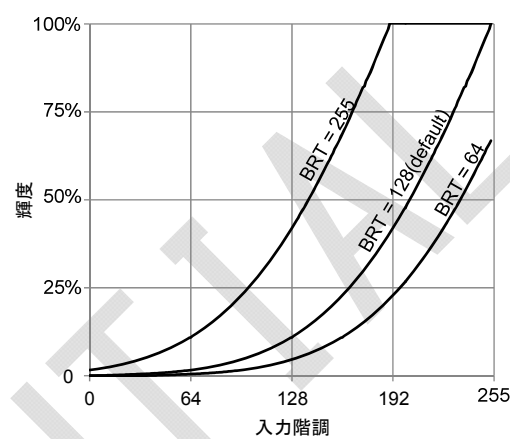
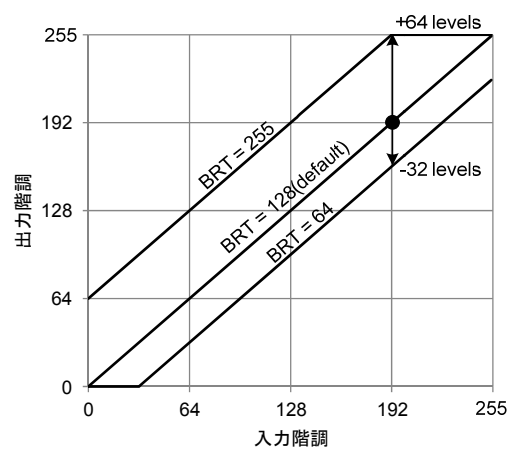
アドレス	DATA	レジスタ名	機能
0x0B	[0]	OTPDG_REGEN	ホワイトバランス調整 0: Default 設定 1: ホワイトバランス調整機能有効
0x2F	[7:0]	BRT	ブライト設定 RGB 入力信号に対して 00000000 (0): -64 階調 10000000 (128): 0 11111111 (255): +64 階調
0x30	[7:0]	RBRT	R サブブライト設定 BRT に対して R を 00000000 (0): -64 階調 10000000 (128): 0 11111111 (255): +64 階調
0x31	[7:0]	GBRT	G サブブライト設定 BRT に対して G を 00000000 (0): -64 階調 10000000 (128): 0 11111111 (255): +64 階調
0x32	[7:0]	BBRT	B サブブライト設定 BRT に対して B を 00000000 (0): -64 階調 10000000 (128): 0 11111111 (255): +64 階調

画調整機能の優先順位については 10.15.項をご参照ください。

◆Bright 調整

レジスタ BRT により入力信号に対して RGB 同時調整を行います。設定値は 0～255(10 進表記)です。

設定値(10 進表記)	0	...	64	...	128(Default)	...	192	...	255
出力階調 (入力に対して)	-64	...	-32	...	0	...	+32	...	+63

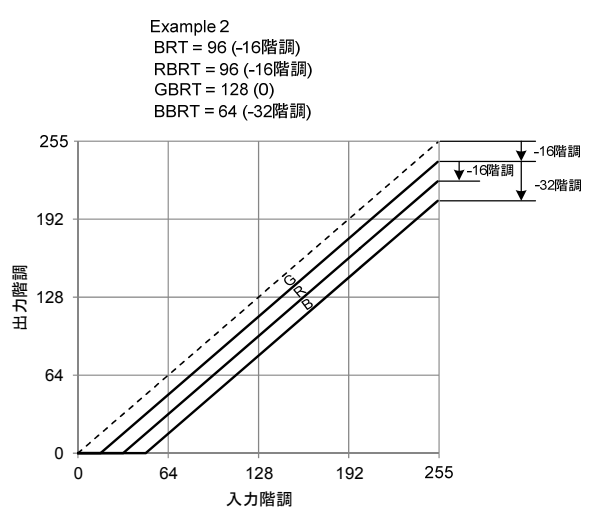
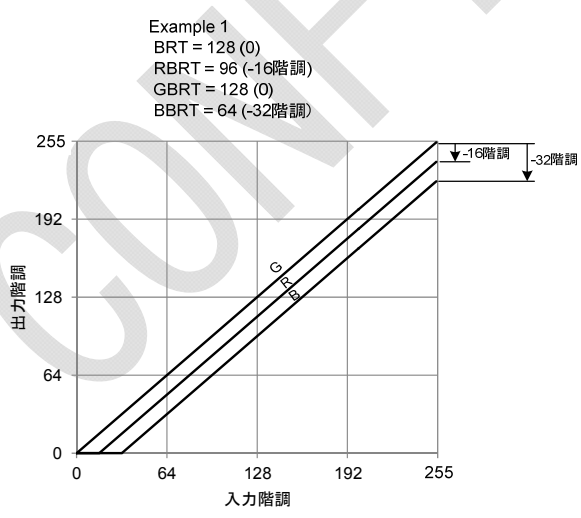


◆Sub Bright 調整

レジスタ RBRT/GBRT/BBRT により RGB 独立調整を行います。

メインの BRT に対する RGB それぞれの調整が独立に設定できます。設定値は 0～255 (10 進表記)です。

設定値(10 進表記)	0	...	64	...	128(Default)	...	192	...	255
出力階調 (BRT に対して)	-64	...	-32	...	0	...	+32	...	+63



10.12. デジタルガンマ RGB 中間調調整機能

入力各 RGB 信号に対し、8/16/32/64/96/128/192 階調の出力を調整することが可能です。

本機能を有効にするには、OTPDG_REGEN を 1 に設定し、ホワイトバランス調整機能を有効にして下さい。

これにより中間調のホワイトバランスを微調整することが可能となります。

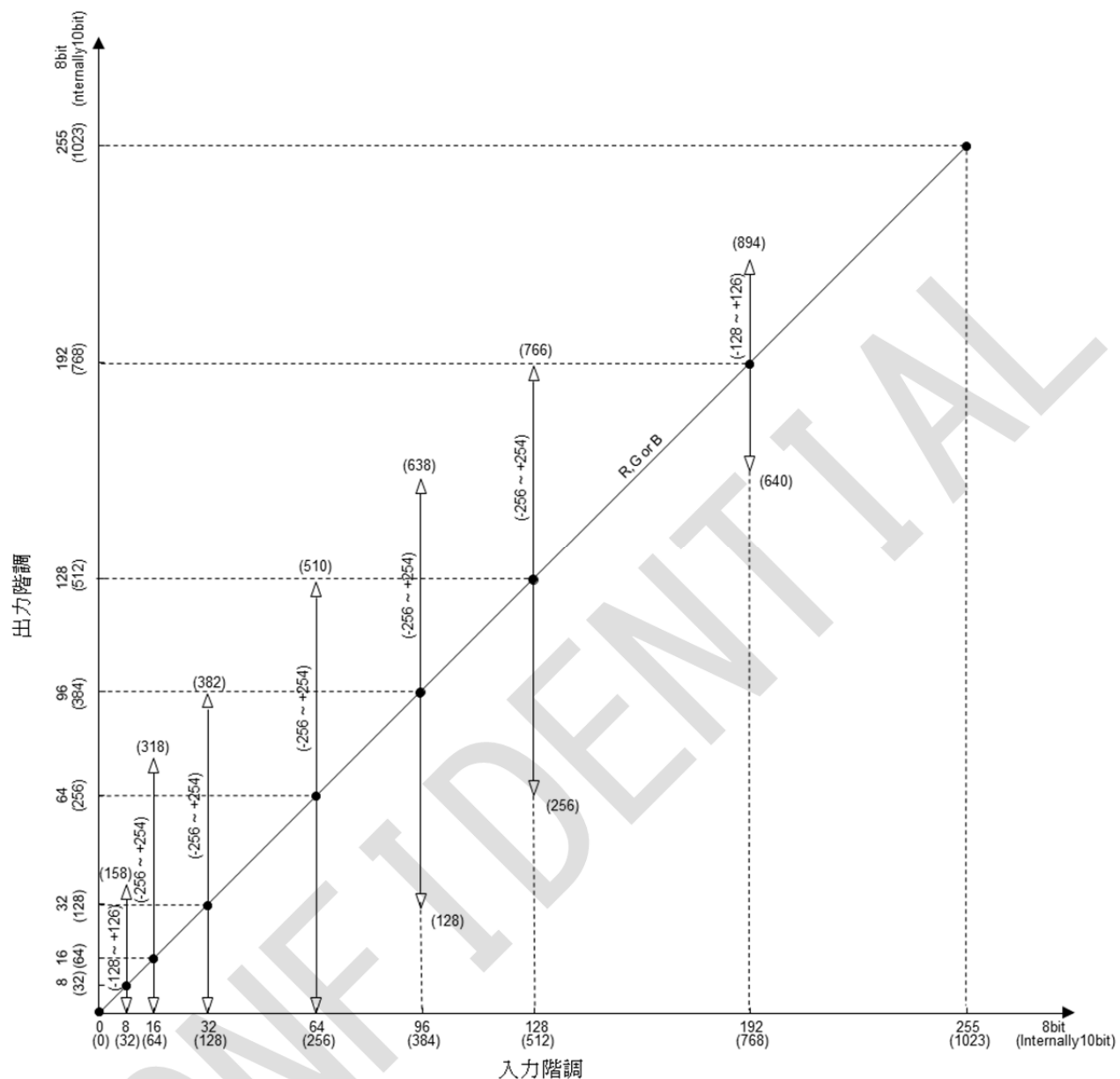
各階調間の出力は自動的に補完されます。

本製品の内部回路では 10bit の処理を行っており、下記調整値は 10bit での値を示しています。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x0B	[0]	OTPDG_REGEN	ホワイトバランス調整選択 0: Default 設定 1: ホワイトバランス調整機能有効
0x15 0x1C 0x23	[6:0] [6:0] [6:0]	DRGAMMA1 DGGAMMA1 DBGAMMA1	デジタルガンマ R/G/B 8 階調調整 1000000 (-64): -128 階調 : 0000000 (0): 0 : 0111111 (+63): +126 階調
0x16 0x1D 0x24	[7:0] [7:0] [7:0]	DRGAMMA2 DGGAMMA2 DBGAMMA2	デジタルガンマ R/G/B 16 階調調整 10000000 (-128): -256 階調 : 00000000 (0): 0 : 01111111 (+127): +254 階調
0x17 0x1E 0x25	[7:0] [7:0] [7:0]	DRGAMMA3 DGGAMMA3 DBGAMMA3	デジタルガンマ R/G/B 32 階調調整 10000000 (-128): -256 階調 : 00000000 (0): 0 : 01111111 (+127): +254 階調
0x18 0x1F 0x26	[7:0] [7:0] [7:0]	DRGAMMA4 DGGAMMA4 DBGAMMA4	デジタルガンマ R/G/B 64 階調調整 10000000 (-128): -256 階調 : 00000000 (0): 0 : 01111111 (+127): +254 階調
0x19 0x20 0x27	[7:0] [7:0] [7:0]	DRGAMMA5 DGGAMMA5 DBGAMMA5	デジタルガンマ R/G/B 96 階調調整 10000000 (-128): -256 階調 : 00000000 (0): 0 : 01111111 (+127): +254 階調
0x1A 0x21 0x28	[7:0] [7:0] [7:0]	DRGAMMA6 DGGAMMA6 DBGAMMA6	デジタルガンマ R/G/B 128 階調調整 10000000 (-128): -256 階調 : 00000000 (0): 0 : 01111111 (+127): +254 階調
0x1B 0x22 0x29	[6:0] [6:0] [6:0]	DRGAMMA7 DGGAMMA7 DBGAMMA7	デジタルガンマ R/G/B 192 階調調整 1000000 (-64): -128 階調 : 0000000 (0): 0 : 0111111 (+63): +126 階調

画調整機能の優先順位については 10.15.項をご参照ください。



10.13. ディザ機能

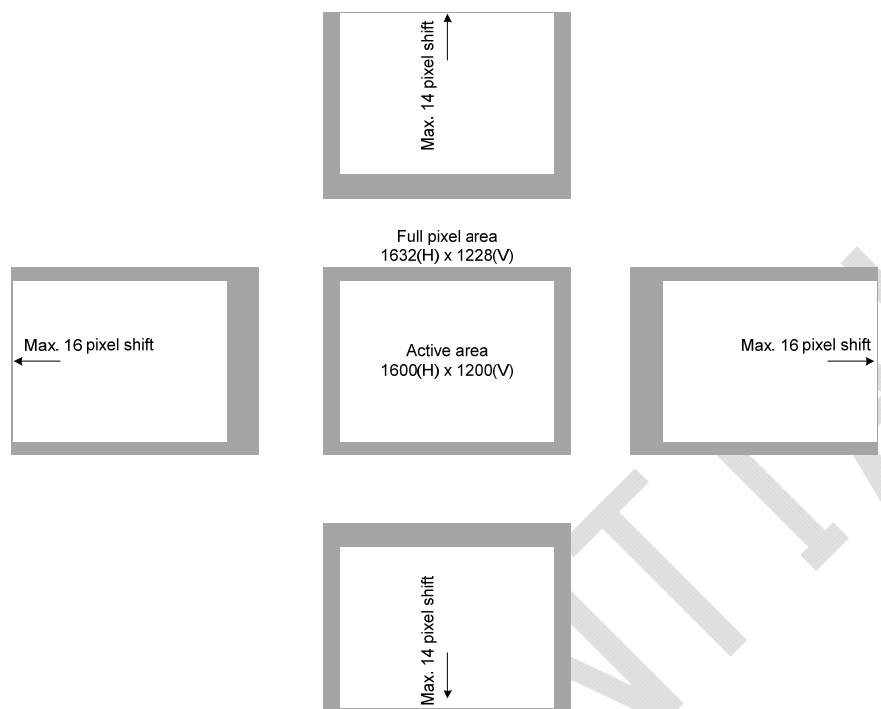
FRC を用いて、本来の階調の間に疑似的な階調を表現する機能です。
Contrast/Bright 調整により減じた階調を補完する場合に使用します。

◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x03	[3]	DITHEREN	ディザ処理 0: Off 1: On

10.14. オービット機能

画像データの開始位置が変更可能です。これにより局所的な輝度低下の視認性を軽減することができます。



◆レジスタ設定

アドレス	DATA	レジスタ名	機能
0x05	[5:0]	ORBIT_H	水平オービット位置調整 110000: -16 画素 000000: センター(Default) 010000: +16 画素
0x06	[5:0]	ORBIT_V	垂直オービット位置調整 110010: -14 画素 000000: センター(Default) 001110: +14 画素

10.14.1. 水平表示位置シフト

レジスタ ORBIT_H により表示開始位置を変更します。可変範囲は±16 画素です。

設定値（10 進表記）	-16	…	-1	0(Default)	1	…	16
レジスタ入力値（2の補数）	110000		111111	000000	000001		010000
画素シフト数	左 16 画素	…	左 1 画素	センター	右 1 画素	…	右 16 画素

10.14.2. 垂直表示位置シフト

レジスタ ORBIT_V により表示開始位置を変更します。可変範囲は±14 画素です。

設定値（10 進表記）	-14	…	-1	0(Default)	1	…	14
レジスタ入力値（2 の補数）	110010		111111	000000	000001		001110
画素シフト数	上 14 画素	…	上 1 画素	センター	下 1 画素	…	下 14 画素

10.14.3. 2 ライン同時書き込み時のシフト量

2 ライン同時書き込みの場合、V 方向のシフト量は下記になります。

ORBIT_V レジスタ入力値	-14	-13	-12	-11	…	…	-4	-3	-2	-1	0	1	2	3	…	…	10	11	12	13	14
1ライン毎書き込みのシフト	-14	-13	-12	-11	…	…	-4	-3	-2	-1	0	1	2	3	…	…	10	11	12	13	14
2ライン同時書き込み（d/m）のシフト	-14		-12		…		-4		-2		0		2		…		10		12		14

10.15 画調整機能の優先順位

画調整機能に関する真理値表です。

レジスタ設定										機能										備考
REF_MAPSEL	OTPDG _REGENMAP0	OTPCALDAC _REGENMAP0	OTPDG _REGENMAP1	OTPCALDAC _REGENMAP1	OTPCOE _REGEN	OTPWB _REGEN	L_AT_CALIN	WB_CALIN		CALDAC	CONT	RCONT	GCONT	BCONT	BRT	RIRT	GIRT	RIRT	D*GAM**	
*	*	*	*	*	*	1	*	1	*	-	-	-	-	-	-	-	-	-	-	設定禁止
*	*	*	*	*	1	*	1	*	-	-	-	-	-	-	-	-	-	-	-	設定禁止
0	0	0	*	*	0	0	1	1	1	無効	無効	無効	無効	無効	無効	無効	無効	無効	無効	WBは標準OTP設定データが有効 (L10) 300cd/m2、R、Boont
0	0	0	*	*	0	0	1	0	0	無効	無効	無効	無効	無効	無効	無効	無効	無効	無効	WBと輝度は標準OTP設定データが有効 (L10) 300cd/m2、R、Boont : CALDAC 輝度は標準OTP設定データが有効 (L10) 300cd/m2、CALDAC
0	0	0	*	*	0	0	0	0	1	無効	無効	無効	無効	無効	無効	無効	無効	無効	無効	L_AT_CALINの設定が優先 RCONTとBCONTはWB_CALINの設定が優先
0	1	0	*	*	0	0	1	1	1	無効	無効	無効	無効	無効	無効	無効	無効	無効	無効	
0	1	1	*	*	0	0	1	1	1	無効	有効	無効	有効	無効	有効	有効	有効	有効	有効	
0	1	1	*	*	0	0	1	0	0	無効	有効	無効	有効	有効	有効	有効	有効	有効	有効	
0	1	1	*	*	0	0	0	0	0	有効	有効	有効	有効	有効	有効	有効	有効	有効	有効	
0	1	1	*	*	0	0	0	0	0	有効	有効	有効	有効	有効	有効	有効	有効	有効	有効	

11. 光学特性

11.1. 光学特性

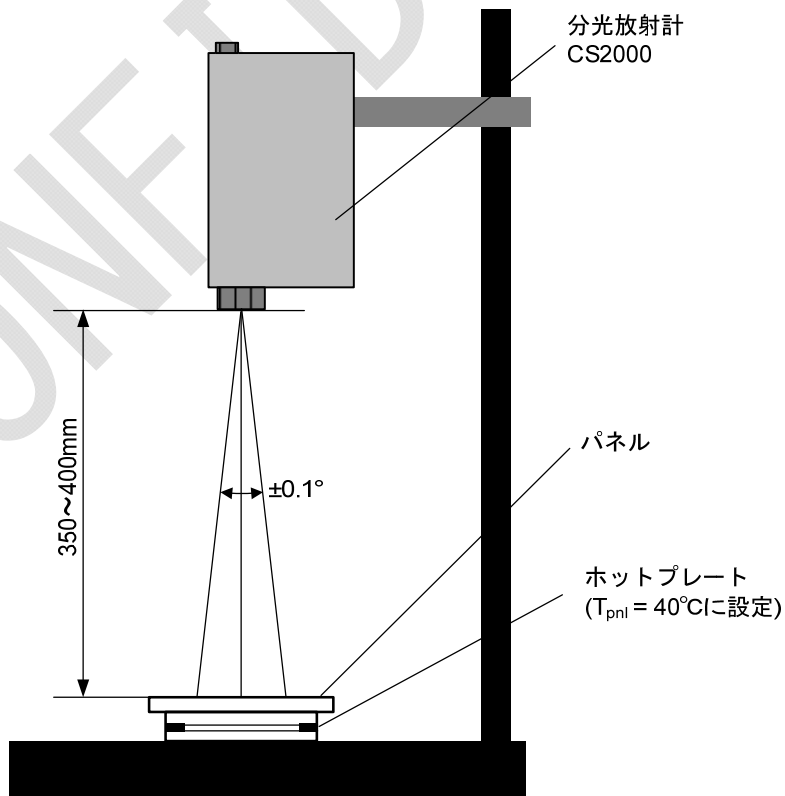
項目			記号	最小値	標準値	最大値	単位
輝度精度 (255 階調)	120≦L < 200 cd/m ²		LL	-20		+20	%
	200≦L ≦600 cd/m ²		LM	-15		+15	%
	600 < L ≦1,000 cd/m ²		LH	-20		+20	%
W 色度精度 (255 階調)	120≦L < 200 cd/m ²		WLx	0.295	0.310	0.325	CIE
			WLy	0.305	0.320	0.335	CIE
	200≦L ≦600 cd/m ²		WMx	0.298	0.310	0.322	CIE
			WMy	0.308	0.320	0.332	CIE
	600 < L ≦1,000 cd/m ²		WHx	0.295	0.310	0.325	CIE
			WHy	0.305	0.320	0.335	CIE
W 色度精度 (128,192 階調)	300 cd/m ²		WGx	0.298	0.310	0.322	CIE
			W Gy	0.308	0.320	0.332	CIE
単色色度:	W 300 cd/m ² 時	R	Rx	0.630	0.650	0.670	CIE
			Ry	0.310	0.330	0.350	CIE
		G	Gx	0.250	0.270	0.290	CIE
			Gy	0.610	0.630	0.650	CIE
		B	Bx	0.130	0.150	0.170	CIE
			By	0.050	0.070	0.090	CIE
コントラスト比			CR	10,000:1	—	—	

※L: 全白表示の輝度

11.2. 測定条件・測定方法

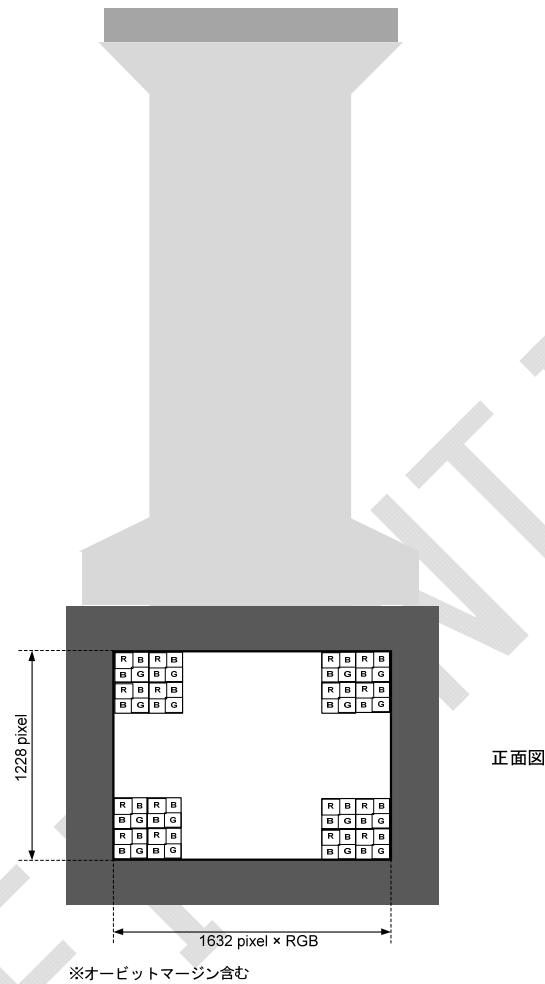
測定温度： $T_{pnl} = 40\text{ }^{\circ}\text{C}$
 測定ポイント： 中央1点

項目		表示パターン	輝度	階調	測定方法
輝度/W 色度 (255 階調)	LL, WLx, WLy	ラスター	$120 \leq L < 200 \text{ cd/m}^2$	R=255 階調 G=255 階調 B=255 階調	測定系 A にて 輝度/W 色度を測定
	LM, WMx, WMy		$200 \leq L \leq 600 \text{ cd/m}^2$		
	LH, WHx, Why		$600 < L \leq 1,000 \text{ cd/m}^2$		
W 色度 (192 階調)	WGx, W Gy	ラスター	300 cd/m^2	R=192 階調 G=192 階調 B=192 階調	測定系 A にて W 色度を測定
W 色度 (128 階調)				R=128 階調 G=128 階調 B=128 階調	
単色色度	Rx, Ry,	単色ラスター	W 300 cd/m^2 時の 単色輝度	R=255 階調	測定系 A にて 単色色度を測定
	Gx, Gy			G=255 階調	
	Bx, By			B=255 階調	
コントラスト	CR	全白ラスター および全黒	300 cd/m^2	全白： R=255 階調 G=255 階調 B=255 階調 全黒 R=0 階調 G=0 階調 B=0 階調	測定系 A にて全白輝度、 全黒輝度を測定後、下記 の式にて算出 コントラスト=全白輝度 ／全黒輝度

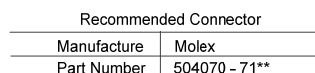


測定系A

12. 色配置



(単位: mm)



No	Description
1	FPC
2	Stiffener
3	Reinforcing material
4	Outside frame

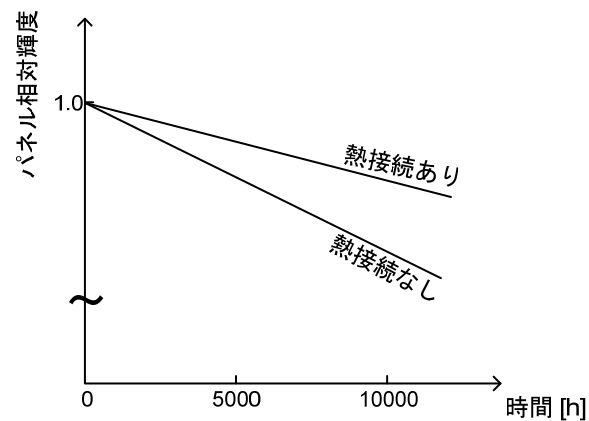
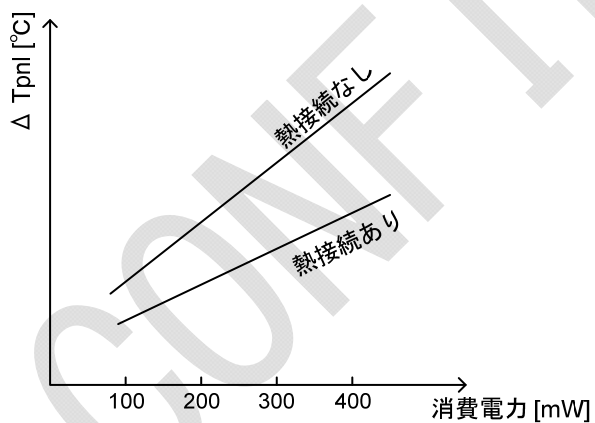
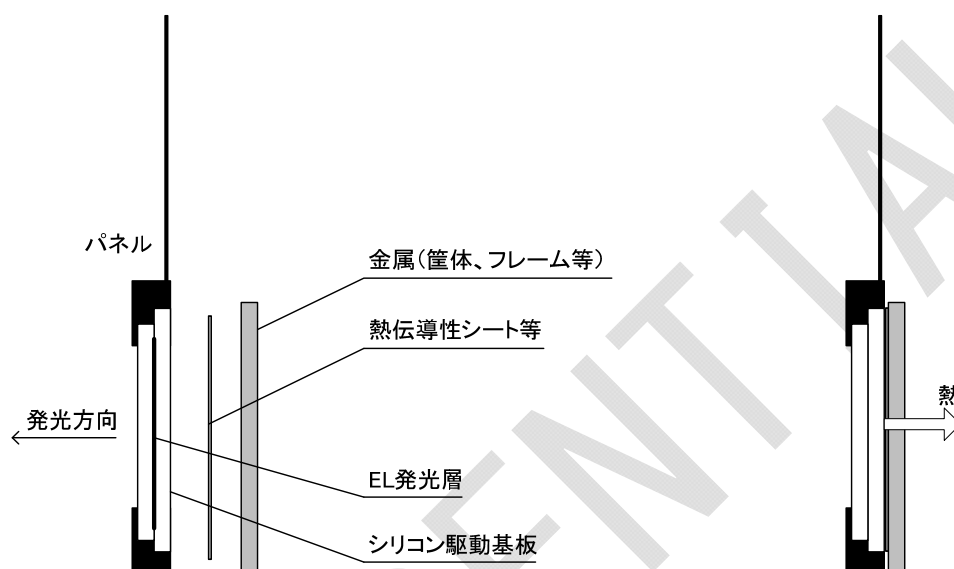
Mass 1.2g
ECX339AF

14. 推奨事項:

パネル温度の抑制について

有機 EL パネルは、EL 発光層およびシリコン駆動基板での電力消費（発熱）によりパネル温度が上昇します。パネル温度が上昇すると経時的な輝度低下量へ影響する可能性があります。

パネルの取り付け部において、パネル裏面（シリコン基板面）と金属（筐体、フレーム等）とを熱接続することによりパネル温度の上昇を抑制することができます。



15. 取扱い上の注意

15.1. 静電気対策

有機 EL パネルは静電破壊し易いので、取り扱いに際しては次のような静電防止対策を行ってください。

1. 作業は素手、または非帯電性の手袋を使用して行ってください。
2. 作業する際はアースバンドを使用してください。
3. 電極部には触れないでください。
4. 作業着は、非帯電性の物を使用し、靴は導電靴を使用してください。
5. 作業場の床、作業台等は導電マット等を敷いて接地してください。
6. パネルに帯電物を近付けないでください。

15.2. ゴミ、汚れ対策

1. 作業環境は清浄な場所で行ってください。
2. パネル表面は非常に傷つきやすいので、触らないようにしてください。やむをえず汚れを取り除く場合には、イソプロピルアルコールを含ませたきれいな発塵の少ないクリーンルーム用ワイパーで軽く拭き取ってください。その際シミにならないよう、注意してください。
3. ゴミ等がパネル表面に付着した場合は、イオナイズドエアで吹き飛ばして下さい。

15.3. その他

1. フレキシ基板の接続部はひねりに弱いので、フレキシ基板を持ったり、ひねりや曲げ等の力を加えたりしないでください。
2. フレキシ基板の最小折り曲げ半径は 1 mm です。
3. パネルは落下させないでください。
4. パネルにひねりや曲げ等の力を加えないでください。
5. パネルを火等、高温物に近付けないでください。
6. パネルを水や溶剤等に浸さないでください。
7. 高温高湿での過酷な条件では特性に影響を与えますので、このような状態での保管および使用は避けてください。
8. 廃棄する場合は、関連法規に従って産業廃棄物として処理してください。
9. 反応性化学物質（アルコール等）が性能に影響を与える可能性がありますので、このような環境下での保管および使用は避けてください。
10. 納入時はアルミラミネート袋に脱気梱包されています。
開封後に保管する場合には、再びアルミラミネート袋に戻し、乾燥剤を入れ開封口を折り返してテープ等で密封してください。

本製品の用途について

- ◆ 本製品は高度の安全性を要求し、本製品の使用または不具合が生命、身体への危険、有体物もしくは環境に対する重大な損害を発生させるおそれがある用途にはご使用にならないようお願いいたします。
本製品は本仕様書において特定された用途以外での使用は禁止されており、弊社は用途逸脱と認められる使用に対する責任は一切負いません。また、軍事用途へのご使用はお止めください。

安全設計に関するお願い

- ◆ 本製品が万一故障した場合にも、人身事故、火災事故その他社会的な損害などを生じさせないよう本製品が使用されるお客様の機器において、冗長設計、延焼対策設計、誤作動防止設計など安全設計を施されますよう、十分なご配慮をお願いいたします。

本製品情報などについて

- ◆ 本仕様書に掲載される製品仕様、回路例その他の技術情報及びその内容、並びにその他本製品に関連して、お客様に提供される情報（以下、併せて「本製品情報など」といいます。）は、使用上の参考情報として提供されるものであり、それらのお客様によるご使用に関して、弊社及び第三者の知的財産権その他の権利の実施権、もしくは使用権が許諾されるものではありません。
尚、仕様書中に、回路例が記載されている場合、これらの回路は使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

本製品及び本製品情報などについての保証及び責任

- ◆ 本製品及び本製品情報などのご使用はお客様の責任にて行っていただくものとします。
弊社は、別途弊社が通知した場合又は書面にて合意した場合を除き、本製品及び本製品情報等に関しいかなる保証もせず、また、本製品及び本製品情報などに起因して生じた知的財産権その他の権利の侵害に伴う紛争や（かかる紛争の対応を含みます）、お客様その他第三者に生じた損害について一切の責任を負いません。
- ◆ 弊社はお客様に対して、本製品及び本製品情報等のご使用に起因する、お客様もしくは第三者に生じる特別損害、間接損害、付随的損害及び派生的損害（得べかりし利益の損失や機会の損失、情報の消失、破損などによる損害を含みます）に関して、一切の責任を負いません。

法令遵守

- ◆ 本製品の使用にあたり適用を受ける、全ての関連法規、規則及び命令（輸出規制貨物または技術情報の輸出に関する日本外国為替及び外国貿易法及びアメリカ合衆国の輸出管理法もしくは規則を含むが、これらに限られません。）に基づく許可取得、その他対応はお客様の責任にて実施していただきますようお願いいたします。

お願いと注意事項

- ◆ 本仕様書に記載されております製品仕様、回路例、技術情報並びにその他本製品に関連する内容は、改良のため予告なく変更することがありますので、ご了承ください。本製品のご購入・使用にあたっては、本仕様書その他、弊社の納入仕様書に記載の注意事項も必ずご参照いただきますようお願いいたします。